

#2
13 Nov 01
R. Talbot

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Etsuko NISHIMURA, et al
Serial No.:
Filed: August 31, 2001
Title: LIQUID CRYSTAL DISPLAY APPARATUS
Group:

J1036 U.S. PTO

09/943141

LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

August 31, 2001

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2001-055365 filed February 28, 2001.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

William I. Solomon
Registration No. 28,565

WIS/nac
Attachment
(703) 312-6600

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1036 U.S. PRO
09/943141
08/31/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月28日

出 願 番 号

Application Number:

特願2001-055365

出 願 人

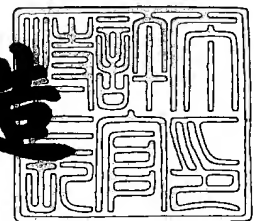
Applicant(s):

株式会社日立製作所

2001年 8月17日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3073632

【書類名】 特許願
 【整理番号】 PE28136
 【提出日】 平成13年 2月28日
 【あて先】 特許庁長官 殿
 【国際特許分類】 G02F 1/136
 G02F 1/1343

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所 日立研究所内

【氏名】 西村 悦子

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所 日立研究所内

【氏名】 阿部 誠

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所 日立研究所内

【氏名】 若木 政利

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所 日立研究所内

【氏名】 鬼沢 賢一

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所 日立研究所内

【氏名】 沖代 賢次

【発明者】

【住所又は居所】 千葉県茂原市早野3300番地
 株式会社日立製作所 デ스플레이グループ内

【氏名】 仲吉 良彰

【発明者】

【住所又は居所】 千葉県茂原市早野 3300 番地
株式会社日立製作所 デ스플레이グループ内

【氏名】 石井 正宏

【発明者】

【住所又は居所】 千葉県茂原市早野 3300 番地
株式会社日立製作所 デ스플레이グループ内

【氏名】 丹野 淳二

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100098017

【弁理士】

【氏名又は名称】 吉岡 宏嗣

【手数料の表示】

【予納台帳番号】 055181

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 一対の基板と、この基板に挟持された液晶層と、前記一対の基板の第 1 の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線と、これらの配線のそれぞれの交点に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って共通信号配線により接続された共通信号電極と、対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第 1 の基板に対して支配的に平行な成分を持った電界が発生する液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくともいずれかの信号配線とが、その一部において層間絶縁膜を介して重なり合い、

この重なり合った部分により容量が形成され、

前記層間絶縁膜に含まれる絶縁膜のうち少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して、前記共通信号電極と前記映像信号配線または前記走査配線のうち少なくとも一方の信号配線とが重なり合う領域の少なくとも一部の領域に選択的に形成したことを特徴とする液晶表示装置。

【請求項 2】 一対の基板と、この基板に挟持された $\Delta \epsilon$ が負の液晶を用いた液晶層と、前記一対の基板の第 1 の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線とこれらの配線のそれぞれの交点に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って接続された共通信号電極と対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第 1 の基板に対して支

配的に平行な成分を持った電界が発生する液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、

前記層間絶縁膜に含まれる絶縁膜の層数を n 、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式 1 を SA とし、前記画素電極上の少なくとも一部の領域において、前記画素電極上に配置された第 1 の配向膜と前記画素電極の間に配置された絶縁膜の層数を m 、第 1 層の絶縁膜の誘電率 ϵ_1 を、膜厚を d_1 、液晶のダイレクタに対して垂直方向の液晶の誘電率を ϵ_{LC} とした場合の数式 2 (ただし $m \geq 1$ とする) を SB とした場合に、 $SA < SB$ が成立することを特徴とする液晶表示装置。

【数 1】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【数 2】

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}}$$

【請求項 3】 一対の基板と、この基板に挟持された $\Delta \epsilon$ が正の液晶を用いた液晶層と、前記一対の基板の第 1 の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線と、これらの配線のそれぞれの交点

に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って接続された共通信号電極と、対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第 1 の基板に対して支配的に平行な成分を持った電界が発生する液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、

前記層間絶縁膜に含まれる絶縁膜の層数 n を、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式 3 を SA とし、前記画素電極上の少なくとも一部の領域において、前記画素電極上に配置された絶縁膜の層 m 数を、第 1 層の絶縁膜の誘電率を ϵ_1 、膜厚を d_1 、液晶のダイレクタに対して平行方向の液晶の誘電率 ϵ_{LC} をとした場合の数式 4 (ただし $m \geq 1$ とする) を SB とした場合に、 $SA < SB$ が成立する

ことを特徴とする液晶表示装置。

【数 3】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【数 4】

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}}$$

【請求項 4】 一対の基板と、この基板に挟持された $\Delta \epsilon$ が負の液晶を用いた液晶層と、前記一対の基板の第 1 の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線と、これらの配線のそれぞれの交点に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って接続された共通信号電極と、対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第 1 の基板に対して支配的に平行な成分を持った電界が発生する液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、

この重なり合った部分により容量が形成され、

前記画素電極上の少なくとも一部の領域において、前記第 1 の基板上に配置された第 1 の配向膜と前記画素電極の間には絶縁膜が存在しておらず、前記層間絶縁膜に含まれる絶縁膜の層数を n 、第 k 層の絶縁膜の誘電率を k 、膜厚を d_k とした場合の数式 5 を SA とし、液晶のダイレクタに対して垂直方向の誘電率を ϵ_{LC} とした場合の数式 6 を SB とした場合に、 $SA < SB$ が成立することを特徴とする液晶表示装置。

【数 5】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【数 6】

$$\frac{\epsilon_{LC}}{\sum_{k=1}^n d_k}$$

【請求項 5】 一対の基板と、この基板に挟持された $\Delta \epsilon$ が正の液晶を用いた液晶層と、前記一対の基板の第 1 の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線と、これらの配線のそれぞれの交点に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って接続された共通信号電極と、対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第 1 の基板に対して支配的に平行な成分を持った電界が発生する液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、

この重なり合った部分により容量が形成され、

前記画素電極上の少なくとも一部の領域において、前記第 1 の基板上に配置された第 1 の配向膜と前記画素電極の間には絶縁膜が存在しておらず、前記層間絶縁膜に含まれる絶縁膜の層数を n 、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式 7 を SA とし、液晶のダイレクタに対して平行方向の誘電率を ϵ_L

Cとした場合の数式8をSBとした場合に、 $SA < SB$ が成立することを特徴とする液晶表示装置。

【数7】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【数8】

$$\frac{\epsilon_{LC}}{\sum_{k=1}^n d_k}$$

【請求項6】 請求項1ないし5のいずれか一項に記載の液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜と、前記画素電極上の少なくとも一部の領域において、前記第1の基板上に形成された第1の配向膜と前記画素電極との間に配置された絶縁膜とで、絶縁膜層の層数、層を構成する材料の膜厚または層を構成する材料の誘電率のうち少なくとも一つが異なることを特徴とする液晶表示装置。

【請求項7】 請求項1ないし6のいずれか一項に記載の液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜が、一層で構成され、

かつ、その一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した

ことを特徴とする液晶表示装置。

【請求項 8】 請求項 7 に記載の液晶表示装置において、

前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第 1 の絶縁膜の一部または前記薄膜トランジスタの表面保護膜としての機能を有する第 2 の絶縁膜の一部のいずれかである

ことを特徴とする液晶表示装置。

【請求項 9】 請求項 7 に記載の液晶表示装置において、

前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第 1 の絶縁膜または前記薄膜トランジスタの表面保護膜としての機能を有する第 2 の絶縁膜、以外の第 3 の絶縁膜である

ことを特徴とする液晶表示装置。

【請求項 10】 請求項 1 ないし 6 のいずれか一項に記載の液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜が 2 層で構成され、

かつ、そのうち少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した

ことを特徴とする液晶表示装置。

【請求項 11】 請求項 10 に記載の液晶表示装置において、

前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第 1 の絶縁膜の一部および前記薄膜トランジスタの表面保護膜としての機能を有する第 2 の絶縁膜の一部の 2 層で構成されている

ことを特徴とする液晶表示装置。

【請求項 12】 請求項 10 に記載の液晶表示装置において、

前記層間絶縁膜のうち、一層が前記薄膜トランジスタのゲート絶縁膜としての機能を有する第 1 の絶縁膜の一部または前記薄膜トランジスタの表面保護膜とし

ての機能を有する第 2 の絶縁膜の一部のいずれかであり、
 もう一方は前記第 1 の絶縁膜および前記第 2 の絶縁膜以外の絶縁膜で、前記画素電極上の少なくとも一部の領域に対して選択的に形成した第 3 の絶縁膜であることを特徴とする液晶表示装置。

【請求項 1 3】 請求項 1 ないし 6 のいずれか一項に記載の液晶表示装置において、

前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜が 3 層以上で構成され、

かつ、そのうち少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した

ことを特徴とする液晶表示装置。

【請求項 1 4】 請求項 1 3 に記載の液晶表示装置において、

前記層間絶縁膜に、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第 1 の絶縁膜の一部と、前記薄膜トランジスタの表面保護膜としての機能を有する第 2 の絶縁膜の一部および前記第 1 の絶縁膜、前記第 2 の絶縁膜以外の絶縁膜で、前記画素電極上の少なくとも一部の領域に対して選択的に形成する第 3 の絶縁膜の全てが含まれている

ことを特徴とする液晶表示装置。

【請求項 1 5】 請求項 1 ないし 1 4 のいずれか一項に記載の液晶表示装置において、

前記画素電極上の少なくとも一部の領域に対して、前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に選択的に形成された前記層間絶縁膜のパターン形状は、前記映像信号配線または前記走査信号配線のパターン形状を倣って形成した

ことを特徴とする液晶表示装置。

【請求項 1 6】 請求項 1 5 に記載の液晶表示装置において、

前記映像信号配線の幅を WDL、前記映像信号配線と重ね合わさる部分における

前記共通信号電極の幅をWCOM1、前記映像信号配線のパターン形状を倣って選択的に形成した前記層間絶縁膜の幅をWIS01とした場合に、

$$WDL < WIS01 < WCOM1$$

$$WDL > 0$$

または、

$$WDL < WCOM1 < WIS01$$

$$WDL > 0$$

が成立する

ことを特徴とする液晶表示装置。

【請求項 1 7】 請求項 1 5 に記載の液晶表示装置において、

前記走査信号配線の幅をWGL、前記走査信号配線と重ね合わさる部分における前記共通信号電極の幅をWCOM2、前記走査信号配線のパターン形状を倣って選択的に形成した前記層間絶縁膜の幅をWIS02とした場合に、

$$WGL < WIS02 < WCOM2$$

$$WGL > 0$$

または、

$$WGL < WCOM2 < WIS02$$

$$WGL > 0$$

が成立する

ことを特徴とする液晶表示装置。

【請求項 1 8】 請求項 1 ないし 1 4 のいずれか一項に記載の液晶表示装置において、

前記共通信号電極と前記映像信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜に対して、前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を選択的に除去または薄膜化したことを特徴とする液晶表示装置。

【請求項 1 9】 請求項 1 8 に記載の液晶表示装置において、

前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を、前記画素電極のパターン形状を倣って選択的に除去または薄膜化した

ことを特徴とする液晶表示装置。

【請求項20】 請求項19に記載の液晶表示装置において、
前記画素電極の幅をWPX、前記画素電極のパターン形状を倣って選択的に除去
または薄膜化した領域の前記層間絶縁膜の幅をWIS03とした場合に、
 $WIS03 < WPX$
 $WIS03 > 0$
が成立する

ことを特徴とする液晶表示装置。

【請求項21】 請求項1ないし20のいずれか一項に記載の液晶表示装置
において、

少なくとも端子接続のための露出領域を除いた領域に、少なくとも前記画素電
極上、さらには前記共通信号電極上を覆うように、第4の絶縁膜を形成した
ことを特徴とする液晶表示装置。

【請求項22】 請求項1ないし7, 9, 10, 12, 13, 15ないし2
1のいずれか一項に記載の液晶表示装置において、

前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜を省略
した
ことを特徴とする液晶表示装置。

【請求項23】 請求項7, 9, 10, 12ないし22のいずれか一項に記
載の液晶表示装置において、

前記第3の絶縁膜および前記第四の絶縁膜が塗布型絶縁膜で形成した絶縁膜で
ある

ことを特徴とする液晶表示装置。

【請求項24】 請求項23に記載の液晶表示装置において、
前記塗布型絶縁膜が、印刷、スピンコートなどで形成され、有機系の樹脂絶縁
膜またはSiを含む絶縁膜である

ことを特徴とする液晶表示装置。

【請求項25】 請求項23または24に記載の液晶表示装置において、
前記第3の絶縁膜として使用する前記塗布型絶縁膜が、フォトリソ形成型

である

ことを特徴とする液晶表示装置。

【請求項26】 請求項10, 12ないし25のいずれか一項に記載の液晶表示装置において、

前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜または前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜または前記第1の絶縁膜と前記第2の絶縁膜との積層膜を、前記選択的に形成された第3の絶縁膜パターンを用いて一括で自己整合的に加工し、前記画素電極上の少なくとも一部の領域に対して、前記第1の絶縁膜または前記第2の絶縁膜または前記第1の絶縁膜と前記第2の絶縁膜との積層膜を選択的に形成したことを特徴とする液晶表示装置。

【請求項27】 請求項7, 9, 10, 12ないし26のいずれか一項に記載の液晶表示装置において、

前記第3の絶縁膜の膜厚が $0.5\mu\text{m}\sim 4.0\mu\text{m}$ であることを特徴とする液晶表示装置。

【請求項28】 請求項7, 9, 10, 12ないし27のいずれか一項に記載の液晶表示装置において、

前記第3の絶縁膜の誘電率が $1.5\sim 6.5$ であることを特徴とする液晶表示装置。

【請求項29】 請求項21に記載の液晶表示装置において、

前記第四の絶縁膜として使用する前記塗布型絶縁膜の膜厚が $0.1\sim 0.5\mu\text{m}$ である

ことを特徴とする液晶表示装置。

【請求項30】 請求項1ないし17, 21ないし29のいずれか一項に記載の液晶表示装置において、

前記画素電極上の少なくとも一部の領域に対して、前記共通信号電極と前記映像信号配線とが、その一部において重ね合わさる部分に選択的に形成された前記層間絶縁膜により生じた段差領域を、埋め込み平坦化するように、誘電率が7.0以上の第5の絶縁膜を選択的に形成した

ことを特徴とする液晶表示装置。

【請求項 3 1】 請求項 1 8, 1 9, 2 0 のいずれかに記載の液晶表示装置において、

前記共通信号電極と前記映像信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜に対して、前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を選択的に除去または薄膜化して生じた段差領域を、埋め込み平坦化するように、誘電率が 7.0 以上の第 5 の絶縁膜を選択的に形成した

ことを特徴とする液晶表示装置。

【請求項 3 2】 請求項 1 ないし 3 1 のいずれか一項に記載の液晶表示装置において、

前記共通信号配線は、前記共通信号電極と同層に、前記共通信号電極を延長して形成した

ことを特徴とする液晶表示装置。

【請求項 3 3】 請求項 1 ないし 3 2 のいずれか一項に記載の液晶表示装置において、

前記共通信号配線は、前記走査信号配線または前記映像信号配線のいずれかと同層で形成され、前記共通信号配線と前記共通信号電極とは、層間絶縁膜に開口したスルーホールを介して接続した

ことを特徴とする液晶表示装置。

【請求項 3 4】 請求項 1 ないし 3 3 のいずれか一項に記載の液晶表示装置において、

前記画素電極は、酸化インジウムスズ (ITO) または酸化インジウム亜鉛 (IZO) または酸化インジウムゲルマニウム (IGO) などの酸化インジウム系の透明導電膜からなる

ことを特徴とする液晶表示装置。

【請求項 3 5】 請求項 3 4 に記載の液晶表示装置において、

前記画素電極は、多結晶の酸化インジウム系の透明導電膜からなることを特徴とする液晶表示装置。

【請求項 3 6】 請求項 1 ないし 3 5 のいずれか一項に記載の液晶表示装置において、

前記共通信号電極は、少なくともその一部に、酸化インジウムスズ(I T O)または酸化インジウム亜鉛(I Z O)または酸化インジウムゲルマニウム(I G O)などの酸化インジウム系の透明導電膜を含むことを特徴とする液晶表示装置。

【請求項 3 7】 請求項 3 6 に記載の液晶表示装置において、

前記共通信号電極の少なくとも一部に含まれる前記酸化インジウム系の透明導電膜は、アモルファスからなることを特徴とする液晶表示装置。

【請求項 3 8】 請求項 3 4 ないし 3 7 のいずれか一項に記載の液晶表示装置において、

前記画素電極と、前記共通信号電極との間に電界が発生していない際には黒表示がなされるノーマリブラックモードであることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に、横電界方式の液晶表示装置に関する。

【0 0 0 2】

【従来の技術】

画素を構成する表示領域にスイッチング素子として薄膜トランジスタ T F T (T F T : Thin Film Transistor)素子を設けた構造のアクティブマトリクス方式液晶表示装置が知られている。

【0 0 0 3】

アクティブマトリクス方式液晶表示装置においては、一対の基板の間に液晶層を挿入し、この液晶層を各基板で挟持した構造が採用されている。一対の基板のうち、一方の基板(T F T 基板)側には、T F T 素子、画素電極、走査信号や映像信号の電極や配線、および配線と外部駆動回路とを接続するための端子などが形

成され、他方の基板(CF基板)側にはカラーフィルタと対向電極が形成され、基板面にほぼ垂直な縦電界を印加して表示するツイストネマチック表示方式を採用している。

【0004】

この方式に対して、液晶表示装置の課題となっていた視野角とコントラストを改善できる方式として、カラーフィルタ基板側に配置していた対向電極に代えて、TFT基板側に共通信号電極を配置し、櫛歯状の画素電極と共通信号電極間に電圧を印加することにより、基板面にほぼ平行な電界成分を表示に利用した横電界(in plain switching)方式の液晶表示装置が、特開平6-160878号公報に提案されている。

【0005】

画素電極および共通信号電極は、メタル電極配線材料で構成してもよいし、特開平9-73101号公報に示されているように、ツイストネマチック表示方式において、透明画素電極として用いられている酸化インジウムスズ(ITO: Indium Tin Oxide)で構成してもよい。

【0006】

上記の横電界方式の液晶表示装置においては、画素電極と共通信号電極との間以外に、画素電極および共通信号電極とこれらの電極に隣接して配置されている信号配線との間にも、本来の表示に不要な漏洩電界が発生する。

【0007】

これらの電極に隣接して配置されている信号配線とは、例えばx方向に延在されy方向に並設される走査信号配線やy方向に延在されx方向に並設される映像信号配線である。

【0008】

この漏洩電界によるクロストークで、その部分の液晶が駆動され、光もれを生じさせることが知られている。このような光もれ部分は、信号配線に沿った方向に帯状に筋を引く画質不良(スミア)を引き起こす。

【0009】

この問題を解決する手段は、例えば、特開平6-2022127号公報に詳述

されている。

【0010】

しかし、この液晶表示装置は、信号配線に隣接して電界遮蔽のためのシールド電極を配置し、このシールド電極に外部から基準電位を供給するように構成されているので、シールド電極と信号電極との間の容量への電流の充放電が大きく、駆動回路に対して負荷が大きくなりすぎる。

【0011】

したがって、液晶表示装置の消費電力が大きいまたは駆動回路が大きくなりすぎる。さらには、シールド電極に電位を印可するための接続手段が必要であり、工程の増加や接続不良が発生する。

【0012】

また、この方式では、表示に寄与する画素の開口部分の面積がシールド電極の配置分だけ小さくなるために、液晶表示装置の輝度を低下させるという大きな問題があった。

【0013】

これらの問題を解決する手段が、特願平10-543713(WO98/47044)号公報に詳述されている。

【0014】

櫛歯状の画素電極と並設して隣接する映像信号配線に対して、基板全面に形成した有機絶縁膜を介して平面的に見て完全に重畳させた状態で基準電極が形成されている構造を採用し、映像信号配線から発生する不要な電気力線のほとんど全てが、基準電極で終端するようになっている。

【0015】

したがって、横電界方式に特有の漏洩電界によるクロストークの問題を解消できる。

【0016】

この方式では、従来、クロストークを低減するために、映像信号配線の両脇または対向基板上に配置していたシールド電極が不要となるので、開口部分の面積を大きくできる。

【0017】

基準電極上の液晶層が自己遮光層として機能し、従来、映像信号配線とシールド電極との間隙部分を隠すために設けていた遮光膜(ブラックマトリクス)も不要となるので、さらに画素の開口率を向上できる。

【0018】

また、層間膜として基板全面に設けた有機絶縁膜は、無機絶縁膜と比較して、その誘電率が小さく、有機絶縁膜は無機絶縁膜と比較して厚膜化が容易であるから、映像信号配線上に基準電極を完全に覆い被せた場合においても、映像信号配線と基準電極との間に形成される配線の寄生容量を小さくできる。

【0019】

したがって、映像信号配線から見たときの負荷が軽くなるため、映像信号の配線伝播遅延が小さくなり、信号電圧が十分に表示電極に充電できるようになる。

【0020】

その結果、映像信号配線を駆動するための駆動回路を縮小できる。

【0021】

【発明が解決しようとする課題】

しかし、上記従来技術においては、新たに下記の課題が発生する。
上記したように、液晶に電圧を印加して表示する場合には、画素電極と共通信号電極との間に印加する電位差を利用する。

【0022】

上記従来例では、基準電極となる共通信号電極は、映像信号配線と共通信号電極との間の容量を低減するために、基板全面に形成された有機絶縁膜を介した最上層に形成されるが、画素電極はこれよりも下層に配置されるため、画素電極上に有機絶縁膜が配置される構造となる。

【0023】

したがって、この有機絶縁膜が、画素電極と共通信号電極との間で液晶と直列に接続される容量を新たに形成することになる。

【0024】

そのため、画素電極と共通信号電極との間に印加された電位差の一部が、液晶

層と直列に接続される容量により吸収されてしまうという問題が生じる。

その結果、画素電極と共通信号電極との間には、この電圧降下分を考慮して、液晶に印加したい所望の電圧以上の電位差を加える必要がある。

【0025】

すなわち、映像信号配線と共通信号電極間の容量を低減するために形成された有機絶縁膜の存在により、液晶層と直列に接続される容量成分も小さくなり、その結果として、液晶と直列接続される容量による電圧降下分が増大してしまい、液晶の駆動電圧が上昇するという新たな課題が生じる。

【0026】

駆動電圧が上昇すると、消費電力の上昇を招くために、特に携帯型の液晶表示装置としては不適當となる。

【0027】

また、駆動電圧が上昇すると、安価な低電圧ドライバを使用できなくなるので、液晶表示装置を安価に提供できなくなるという課題も生じる。

【0028】

したがって、上記従来例においては、信号配線上に、電界をシールドするための基準電極となる共通信号電極を、層間絶縁膜を介して、重ね合わせる構造の横電界方式の液晶表示装置においては、信号配線と共通信号電極との重畳部分に形成される信号配線の寄生容量の低減と、画素電極と共通信号電極との間で液晶と直列に接続される容量の増大とを両立することは困難であった。

【0029】

これに対して、画素電極を有機絶縁膜上、すなわち共通信号電極と同層の最上層に配置すれば、上記した駆動電圧上昇の問題は回避できる(特願平10-543713(WO98/47044)号公報)。

【0030】

しかし、画素電極と共通信号電極とが同層になるため、パターンング不良などによる画素電極と共通信号電極と間の短絡不良の確率が大きくなる。

その分、画素電極と共通信号電極パターンとの間隔を大きくとる必要が生じ、画素電極および共通信号電極パターンの配置に制限が生じる。

【0031】

また、画素電極とTFTのソース電極との接続のために、有機絶縁膜にスルーホールを新たに開口する必要が生じ、接続不良などによる点欠陥不良を招きやすい。また、スルーホール部分が開口部として寄与しないため、その分開口率も低下する。

【0032】

本発明の目的は、映像信号配線または走査信号配線のうち少なくとも一方の信号配線上に、電界をシールドするための基準電極となる共通信号電極が、層間絶縁膜を介して重ね合わされた構造の横電界方式の液晶表示装置において、映像信号配線または走査信号配線と共通信号電極との重畳部分に形成される信号配線の寄生容量の低減と、画素電極と共通信号電極との間で液晶と直列に接続される容量の増大とを両立できる構造を備えた液晶表示装置を提供することである。

【0033】

【課題を解決するための手段】

本発明は、上記目的を達成するために、一对の基板と、この基板に挟持された液晶層と、前記一对の基板の第1の基板には、複数の走査信号配線とそれらにマトリクス状に交差する複数の映像信号配線と、これらの配線のそれぞれの交点に対応して形成された複数の薄膜トランジスタとを有し、前記複数の走査信号配線および前記映像信号配線で囲まれるそれぞれの領域で少なくとも一つの画素が構成され、それぞれの画素には複数の画素に亘って共通信号配線により接続された共通信号電極と、対応する薄膜トランジスタに接続された画素電極とを有し、前記共通信号電極と前記画素電極間に印加される電圧により、前記液晶層には前記第1の基板に対して支配的に平行な成分を持った電界が発生する液晶表示装置において、以下の手段を講じたことを特徴とする。

【0034】

(1)前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、前記層間絶縁膜に含まれる絶縁膜のうち、少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して

、前記共通信号電極と、前記映像信号配線または前記走査配線のうち少なくとも一方の信号配線とが重ね合わさる領域の少なくとも一部の領域に、選択的に形成した構造とする。

【0035】

(2)前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、前記層間絶縁膜に含まれる絶縁膜の層数を n 、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式9を SA とし、前記画素電極上の少なくとも一部の領域において、前記画素電極上に配置された第1の配向膜と前記画素電極の間に配置された絶縁膜の層数を m 、第1層の絶縁膜の誘電率 ϵ_1 を、膜厚を d_1 、液晶のダイレクタに対して垂直方向の液晶の誘電率を ϵ_{LC} とした場合の数式10(ただし $m \geq 1$ とする)を SB とした場合に、 $SA < SB$ が成立する構造とする。

【0036】

【数9】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【0037】

【数 10】

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l}\right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}}$$

(3)前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、前記層間絶縁膜に含まれる絶縁膜の層数 n を、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式 11 を SA とし、前記画素電極上の少なくとも一部の領域において、前記画素電極上に配置された絶縁膜の層 m 数を、第 1 層の絶縁膜の誘電率を ϵ_1 、膜厚を d_1 、液晶のダイレクタに対して平行方向の液晶の誘電率 ϵ_{LC} をとした場合の数式 12 (ただし $m \geq 1$ とする) を SB とした場合に、 $SA < SB$ が成立する構造とする。

【0038】

【数 11】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【0039】

【数 1 2】

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l}\right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}}$$

(4)前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、前記画素電極上の少なくとも一部の領域において、前記第1の基板上に配置された第1の配向膜と前記画素電極の間には絶縁膜が存在しておらず、前記層間絶縁膜に含まれる絶縁膜の層数をn、第k層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式13をSAとし、液晶のダイレクタに対して垂直方向の誘電率を ϵ_{LC} とした場合の数式14をSBとした場合に、 $SA < SB$ が成立する構造とする。

【0040】

【数 1 3】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【0041】

【数 1 4】

$$\frac{\epsilon_{LC}}{\sum_{k=1}^n d_k}$$

(5)前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において層間絶縁膜を介して重なり合い、この重なり合った部分により容量が形成され、前記画素電極上の少なくとも一部の領域において、前記第1の基板上に配置された第1の配向膜と前記画素電極の間には絶縁膜が存在しておらず、前記層間絶縁膜に含まれる絶縁膜の層数を n 、第 k 層の絶縁膜の誘電率を ϵ_k 、膜厚を d_k とした場合の数式 15 を SA とし、液晶のダイレクタに対して平行方向の誘電率を ϵ_{LC} とした場合の数式 16 を SB とした場合に、 $SA < SB$ が成立する構造とする。

【0042】

【数15】

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

【0043】

【数16】

$$\frac{\epsilon_{LC}}{\sum_{k=1}^n d_k}$$

上記(1)ないし(5)のいずれかの構造を採ることにより、映像信号配線または走査信号配線と共通信号電極の重畳部分に形成される信号配線の寄生容量を低減した場合においても、画素電極と共通信号電極との間で液晶と直列に接続される容量を独立で増大でき、駆動電圧の上昇を抑制できる。

【0044】

具体的には、(1)に示したように、配線と共通信号電極の重畳部分に形成した

層間絶縁膜、すなわち配線の寄生容量低減のために形成した層間絶縁膜を、画素電極上には形成しない構造、すなわち絶縁膜を選択的に形成する構造とすることにより、層間絶縁膜の厚膜化または層間絶縁膜の構造を変化させて、配線の寄生容量を、液晶層と直列に接続される容量とは独立して任意に低減できる。

【0045】

また、駆動電圧の低減に関しては、(1)ないし(5)に示したように、画素電極が存在する領域上の絶縁膜、すなわち、液晶層と直列に接続される容量を形成する絶縁膜を選択的に除去する構造とする。

【0046】

これにより、選択的に除去した領域に、今度は液晶が存在することになる。ここで、駆動電圧の低減効果を得るためには、選択的に除去した絶縁膜の絶縁膜の層数を j 、第 i 層の絶縁膜の誘電率を ϵ_i 、膜厚を d_i とした場合の数式 17 に対し、液晶の誘電率を ϵ_{LC} とした場合の数式 18 を大きくしなければならない。

【0047】

ここで、 ϵ_{LC} は $\Delta\epsilon$ が正の液晶の場合には液晶のダイレクタに対して平行方向の誘電率であり、 $\Delta\epsilon$ が負の液晶の場合には液晶のダイレクタに対して垂直方向の誘電率とする。すなわち液晶層に電圧を印可した際に下側基板から上側基板に向かってみた場合の誘電率とする。

【0048】

【数 17】

$$\frac{1}{\sum_{i=1}^j \frac{d_i}{\epsilon_i}}$$

【0049】

【数18】

$$\frac{\epsilon_{LC}}{\sum_{i=1}^j d_i}$$

上式が成立する場合にのみ、駆動電圧低減の効果が得られる。
一般的に実現している液晶表示装置の液晶層の ϵ_{LC} は7以上であるため、選択的に形成する絶縁膜が窒化シリコン($\epsilon = 6 \sim 7$)、酸化シリコン($\epsilon = 3 \sim 4$)などであることを考えると、ほとんどの場合で、絶縁膜を選択的に除去することにより、画素電極と共通信号電極との間で液晶と直列に接続される容量を増大でき、駆動電圧を低減できる。

【0050】

また、上に示した方式の組み合わせとして、具体的には、配線と共通信号電極の重畳部分に形成した層間絶縁膜の構造を、例えばゲート絶縁膜としての機能を有する絶縁膜の一部や薄膜トランジスタの表面保護膜の機能を有する絶縁膜の一部と、それ以外の新規の絶縁膜との積層構造とし、その新規の絶縁膜を、画素電極上の領域に対して選択的に形成し、さらには従来構造で使用した絶縁膜を、画素電極上の領域に対して選択的に形成し、新規絶縁膜と同じ領域に選択的に形成することにより実現できる。

【0051】

次に、上に示した構造を実現するためのより具体的な構造を以下に示す。

【0052】

(6)(1)ないし(5)のいずれかに記載の液晶表示装置において、前記層間絶縁膜と、前記画素電極上の少なくとも一部の領域において、前記第1の基板上に形成された第1の配向膜と前記画素電極との間に配置された絶縁膜とで、絶縁膜層の層数、層を構成する材料の膜厚または層を構成する材料の誘電率のうち少なくとも一つが異なる構造とする。

【0053】

(7)(1)ないし(6)のいずれかに記載の液晶表示装置において、前記層間絶縁膜が、一層で構成され、かつその一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した構造とする。

【0054】

(8)(7)に記載の液晶表示装置において、前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜の一部または前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜の一部のいずれかである構造とする。

【0055】

(9)(7)に記載の液晶表示装置において、前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜または前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜、以外の第3の絶縁膜である構造とする。

【0056】

(10)(1)ないし(6)のいずれかに記載の液晶表示装置において、前記層間絶縁膜が2層で構成され、かつ、そのうち少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した構造とする。

【0057】

(11)(10)に記載の液晶表示装置において、前記層間絶縁膜が、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜の一部および前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜の一部の2層で構成されている構造とする。

【0058】

(12)(10)に記載の液晶表示装置において、前記層間絶縁膜のうち、一層が前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜の一部または前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜の一部のいずれかであり、もう一方は前記第1の絶縁膜および前記第2の絶縁膜以外の絶縁膜で、前記画素電極上の少なくとも一部の領域に対して選択的に形成した第3の絶縁膜である構造とする。

【0059】

(13)(1)ないし(6)のいずれかに記載の液晶表示装置において、前記層間絶縁膜が3層以上で構成され、かつ、そのうち少なくとも一層を、前記画素電極上の少なくとも一部の領域に対して選択的に形成した構造とする。

【0060】

(14)(13)に記載の液晶表示装置において、前記層間絶縁膜に、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜の一部と、前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜の一部および前記第1の絶縁膜、前記第2の絶縁膜以外の絶縁膜で、前記画素電極上の少なくとも一部の領域に対して選択的に形成する第3の絶縁膜の全てが含まれている構造とする。

【0061】

(15)(1)ないし(14)のいずれかに記載の液晶表示装置において、前記画素電極上の少なくとも一部の領域に対して、前記共通信号電極と、前記映像信号配線または前記走査信号配線のうち少なくとも一方の信号配線とが、その一部において重ね合わさる部分に選択的に形成された前記層間絶縁膜のパターン形状は、前記映像信号配線または前記走査信号配線のパターン形状を倣って形成した構造とする。

【0062】

(16)(15)に記載の液晶表示装置において、前記映像信号配線の幅をWDL、前記映像信号配線と重ね合わさる部分における前記共通信号電極の幅をWCOM1、前記映像信号配線のパターン形状を倣って選択的に形成した前記層間絶縁膜の幅をWIS01とした場合に、

$$WDL < WIS01 < WCOM1$$

$$WDL > 0$$

または、

$$WDL < WCOM1 < WIS01$$

$$WDL > 0$$

が成立する構造とする。

【0063】

(17)(15)に記載の液晶表示装置において、前記走査信号配線の幅をWGL、前記走査信号配線と重ね合わさる部分における前記共通信号電極の幅をWCOM2、前記走査信号配線のパターン形状を倣って選択的に形成した前記層間絶縁膜の幅をWIS02とした場合に、

$$WGL < WIS02 < WCOM2$$

$$WGL > 0$$

または、

$$WGL < WCOM2 < WIS02$$

$$WGL > 0$$

が成立する構造とする。

【0064】

(18)(1)ないし(14)のいずれかに記載の液晶表示装置において、前記共通信号電極と前記映像信号配線とが、その一部において重ね合わさる部分に形成された前記層間絶縁膜に対して、前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を選択的に除去または薄膜化した構造とする。

【0065】

(19)(18)に記載の液晶表示装置において、前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を、前期画素電極のパターン形状を倣って選択的に除去または薄膜化した構造とする。

【0066】

(20)(19)に記載の液晶表示装置において、前記画素電極の幅をWPX、前記画素電極のパターン形状を倣って選択的に除去または薄膜化した領域の前記層間絶縁膜の幅をWIS03とした場合に、

$$WIS03 < WPX$$

$$WIS03 > 0$$

が成立する構造とする。

【0067】

(21)(1)ないし(20)のいずれかに記載の液晶表示装置において、少なくと

も端子接続のための露出領域を除いた領域に、少なくとも前記画素電極上、さらには前記共通信号電極上を覆うように、第4の絶縁膜を形成した構造とする。

【0068】

これにより、画素電極、共通信号電極表面を被覆保護でき、電極材料が液晶に接することによる相互汚染などの副作用を防止できる。

【0069】

(22)(1)ないし(7), (9), (10), (12), (13), (15)ないし(21)のいずれかに記載の液晶表示装置において、前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜を省略した構造とする。

【0070】

薄膜トランジスタの表面保護膜を第3の絶縁膜で代替した構造であり、これにより、薄膜トランジスタの表面保護膜形成工程を省略でき、製造工程を簡略化できる。

【0071】

(23)(7), (9), (10), (12)ないし(22)のいずれかに記載の液晶表示装置において、前記第3の絶縁膜および前記第四の絶縁膜が塗布型絶縁膜で形成した絶縁膜である構造とする。

【0072】

(24)(23)に記載の液晶表示装置において、前記塗布型絶縁膜が、印刷、スピコートなどで形成され、有機系の樹脂絶縁膜またはSiを含む絶縁膜である構造とする。

【0073】

(25)(23)または(24)に記載の液晶表示装置において、前記第3の絶縁膜として使用する前記塗布型絶縁膜が、フォトリソ形成型である構造とする。

【0074】

(26)(10), (12)ないし(25)のいずれかに記載の液晶表示装置において、前記薄膜トランジスタのゲート絶縁膜としての機能を有する第1の絶縁膜または前記薄膜トランジスタの表面保護膜としての機能を有する第2の絶縁膜または前記第1の絶縁膜と前記第2の絶縁膜との積層膜を、前記選択的に形成された第

3の絶縁膜パターンを用いて一括で自己整合的に加工し、前記画素電極上の少なくとも一部の領域に対して、前記第1の絶縁膜または前記第2の絶縁膜または前記第1の絶縁膜と前記第2の絶縁膜との積層膜を選択的に形成した構造とする。

【0075】

(27)(7), (9), (10), (12)ないし(26)のいずれかに記載の液晶表示装置において、前記第3の絶縁膜の膜厚が $0.5\mu\text{m}\sim 4.0\mu\text{m}$ である構造とする。

【0076】

(28)(7), (9), (10), (12)ないし(27)のいずれかに記載の液晶表示装置において、前記第3の絶縁膜の誘電率が $1.5\sim 6.5$ である構造とする。

【0077】

(29)(21)に記載の液晶表示装置において、前記第四の絶縁膜として使用する、前記塗布型絶縁膜の膜厚が $0.1\sim 0.5\mu\text{m}$ である構造とする。

【0078】

(30)(1)ないし(17), (21)ないし(29)のいずれかに記載の液晶表示装置において、選択的に形成された前記層間絶縁膜により生じた段差領域を、埋め込み平坦化するように、誘電率が 7.0 以上の第5の絶縁膜を選択的に形成した構造とする。

【0079】

(31)(18), (19), (20)に記載の液晶表示装置において、前記画素電極上の少なくとも一部の領域に形成された絶縁膜の少なくとも一部を選択的に除去または薄膜化して生じた段差領域を、埋め込み平坦化するように、誘電率が 7.0 以上の第5の絶縁膜を選択的に形成した。

【0080】

上記(30), (31)の構造により、液晶層の誘電率にかかわらず、駆動電圧の低減が可能となる。

【0081】

また、絶縁膜の選択形成、選択除去により生じた段差を埋め込み平坦化できる。

【0082】

(32)(1)ないし(31)のいずれかに記載の液晶表示装置において、前記共通信号配線は、前記共通信号電極と同層に、前記共通信号電極を延長して形成した構造とする。

【0083】

(33)(1)ないし(32)のいずれかに記載の液晶表示装置において、前記共通信号配線は、前記走査信号配線または前記映像信号配線のいずれかと同層で形成され、前記共通信号配線と前記共通信号電極とは、層間絶縁膜に開口したスルーホールを介して接続した構造とする。

【0084】

(34)(1)ないし(33)のいずれかに記載の液晶表示装置において、前記画素電極は、酸化インジウムスズ(ITO)または酸化インジウム亜鉛(IZO)または酸化インジウムゲルマニウム(IGO)などの酸化インジウム系の透明導電膜からなる構造とする。

【0085】

(35)(34)に記載の液晶表示装置において、前記画素電極は、多結晶の酸化インジウム系の透明導電膜からなる構造とする。

【0086】

(36)(1)ないし(35)のいずれかに記載の液晶表示装置において、前記共通信号電極は、少なくともその一部に、酸化インジウムスズ(ITO)または酸化インジウム亜鉛(IZO)または酸化インジウムゲルマニウム(IGO)などの酸化インジウム系の透明導電膜を含む構造とする。

【0087】

(37)(36)に記載の液晶表示装置において、前記共通信号電極の少なくとも一部に含まれる、前記酸化インジウム系の透明導電膜は、アモルファスからなる構造とする。

【0088】

(38)(34)ないし(37)のいずれかに記載の液晶表示装置において、前記画素電極と、前記共通信号電極との間に電界が発生していない際には黒表示がなさ

れるノーマリブラックモードとした構造とする。

【0089】

本発明によれば、配線の信号遅延や駆動電圧の上昇を引き起こすことなく、画素開口率が大きくて輝度が高い横電界方式の液晶表示装置を提供できる。

【0090】

【発明の実施の形態】

具体的な実施形態を説明する前に、図1、図2を参照して、本発明による液晶表示装置の原理を説明する。

【0091】

図1および図2の説明においては、上記従来の構造の一例を標準構造として、本発明の構造による効果を比較検証した。

【0092】

具体的には、映像信号配線と同層に画素電極を形成し、層間絶縁膜として、この上にTFTの表面保護膜を想定した窒化シリコン膜(誘電率 $\epsilon = 6.7$)を膜厚350nmで全面に形成し、最上層に共通信号電極を形成した。

【0093】

映像信号配線上には、上記層間絶縁膜を介して、シールド電極を兼ねた共通信号電極を重畳した。この構造は、後述する図1(b)および図2(c)において、 $x = 0$ の構造に相当する。

【0094】

まず、図1を用いて、従来構造である標準構造に対して、容量低減用絶縁膜を一層追加した際の低容量化の効果について説明する。

【0095】

図1(a)は、容量低減用絶縁膜の効果を検討するために使用した構造を示す図である。ここで、容量低減用絶縁膜とは、上記の標準構造の層間絶縁膜である窒化シリコン膜350nmとは別に、新たに一層を追加した層間絶縁膜のことをいう。

【0096】

図1(b)は、容量低減用絶縁膜の膜厚 x に対する規格化容量値の変化を示す図

である。規格化容量とは、標準構造での配線重畳部分における寄生容量値に対する膜厚 x を変更した各構造の寄生容量値の比として定義する。

【0097】

容量低減用絶縁膜として、(b)有機材料で構成される塗布型絶縁膜($\epsilon = 3.0$)、(c)窒化シリコン膜($\epsilon = 6.7$)を適用した場合を図示している。

【0098】

図1(b)から、容量低減用絶縁膜となり得る層間絶縁膜を一層加えると、誘電率 ϵ や膜厚の違いなどにより効果の差はあるが、配線重畳部分に生じる寄生容量を低減し、信号遅延を低減できることが分かる。

【0099】

また、標準構造に対して寄生容量値を $1/5$ にするすなわち規格化容量値を 0.2 とするためには、容量低減用絶縁膜として、 $\epsilon = 3.0$ の塗布型の有機絶縁膜の場合は $0.6 \mu\text{m}$ 、 $\epsilon = 6.7$ の窒化シリコン膜の場合は $1.4 \mu\text{m}$ の膜厚が必要であることが分かる。誘電率 ϵ が小さい有機絶縁膜の方が、より薄膜で寄生容量低減の効果を得ることができる。

【0100】

一方、構造(C)の窒化シリコン膜のように、堆積膜を容量低減用絶縁膜として使用した場合、例えば窒化シリコン膜の形成にはプラズマCVD法などが用いられるため、膜厚が大きくなるにつれて、膜形成に時間を要することになり、スループットが低下するという新たな問題が発生する。

【0101】

これに対し、(B)の塗布型の有機絶縁膜を使用した場合、例えば塗布型絶縁膜の形成には、スピコート法などが用いられる。

【0102】

スピコート法では、塗布材料の粘度を調整して膜厚の制御をするため、堆積型のCVD法と異なり、膜厚に対してスループットがほとんど変化しないという利点がある。

【0103】

また、塗布型絶縁膜を形成すると、下層の窒化シリコン膜のピンホール、クラ

ック、下層段差乗り越え部の付着不良部を埋め込み、被覆効果により補修できるため、最上層の共通信号電極加工時においても、より下層に存在する各種電極や配線の腐食、溶解、断線を大きく低減でき、歩留りを大幅に向上できることが分かる。

【0104】

上記窒化シリコンの不良部分を被覆する効果により、配線重畳部分の層間の絶縁不良による短絡不良も低減できる。

【0105】

これらのことから、寄生容量を低減するすなわち配線の信号遅延を低減する方法としては、誘電率が小さく薄膜で寄生容量低減の効果が得られ、かつ厚膜化に対してスループットが変化しない塗布型絶縁膜を容量低減用絶縁膜として使用することがより望ましいことが分かる。

【0106】

上記の寄生容量低減の効果は、映像信号配線と共通信号電極とを重畳した領域に配置された絶縁膜、すなわち液晶表示装置を構成した際に、液晶層と並列に接続される寄生容量を形成する領域の絶縁膜の構造(本検証では容量低減用絶縁膜の種類(誘電率)、膜厚)に依存している。

【0107】

一方で、画素電極上の絶縁膜、すなわち液晶表示装置を構成した際に、液晶層と直列に接続される容量を形成する領域の絶縁膜の構造(本検証では容量低減用絶縁膜の種類、膜厚)にはほとんど依存しない。

【0108】

なお、映像信号配線上に、この映像信号配線を覆うように重畳させて配置した共通信号電極の効果により、前記映像信号配線の電界が効果的にシールドされるため、隣接する画素電極との配線のクロストークを防止でき、液晶の光もれによる画質低下を防止できる。

【0109】

次に、図2を用いて、従来構造である標準構造に対して、絶縁膜の構造を変更した際の液晶の駆動電圧低減の効果について説明する。

【0110】

図2(a)は、駆動電圧低減の効果を検証するために使用した構造を示す図である。図2(a)において、画素電極と共通信号電極との間に電圧を印加すると、液晶層はその印加電圧に対応して異なった光学特性を示し、透過率が変化する。

【0111】

図2(b)は、実際に画素電極と共通信号電極との間に電圧を印可した際の透過率の変化の一例を示す図である。

【0112】

本実施形態では、液晶の表示モードとしてノーマリブラックモードを使用したため、印加電圧が0Vの際には透過率がほぼ0となり、印加電圧を高くすると、透過率が徐々に上昇し、一定の電圧値、例えば構造(A)の場合には V_A 、構造(B)の場合には V_B で透過率のピーク T_{MAX} に達する。

【0113】

液晶表示装置においては、0Vから透過率ピーク T_{MAX} を与える電圧の間で液晶を駆動することから、上記透過率ピーク T_{MAX} を与える電圧を小さくすると、液晶の駆動電圧の低減が可能となる。

【0114】

ここで、構造(A)と構造(B)とでは、画素電極上に配置された絶縁膜の構造が異なる。構造(A)は、 $\epsilon = 6.7$ の窒化シリコン膜を350nm配置した標準構造であり、構造(B)は、さらに、 $\epsilon = 3.0$ の塗布型の有機絶縁膜を $0.6\mu m$ 積層配置した構造である。

【0115】

2つの構造の印加電圧-透過率特性を比較すると、透過率のピークの値はほぼ同じ値を示すのに対して、透過率の値がピークとなる印可電圧値が、構造(A)に対して、構造(B)では1.2倍程度大きくなることが分かる。

【0116】

この現象は、画素電極上に配置される絶縁膜、すなわち、液晶層と直列に接続される容量を形成する絶縁膜の構造の違いに起因する。

【0117】

有機絶縁膜を積層配置した構造(B)の方が容量が小さくなるため、大きな電圧降下を引き起こし、この電圧降下分だけ液晶に電圧を効率良く印加できなくなるためである。

【0118】

上記液晶の駆動電圧値(透過率の値がピークとなる電圧値)は、図1で述べた配線重畳部分の層間絶縁膜の構造、すなわち信号配線の寄生容量を形成する領域の絶縁膜の構造(本検証では絶縁膜の種類(誘電率)、膜厚に相当する)には、ほとんど依存しない。

【0119】

図2(c)は、標準構造において、画素電極上にも容量低減用の塗布型有機絶縁膜が配置された際の有機絶縁膜の膜厚 x に対する規格化電圧値の変化を示す図である。ここで、規格化電圧とは、標準構造において透過率がピークとなる電圧値に対する膜厚 x が異なる各構造の透過率がピークとなる電圧値の比として定義する。

【0120】

有機絶縁膜が厚膜化するにつれて、液晶層と直列に接続される容量が小さくなると、電圧降下が大きくなり、規格化した液晶の駆動電圧値が線形的に上昇することが分かる。

【0121】

すなわち、液晶の駆動電圧に関しては、画素電極上に配置される絶縁膜は、できるだけ薄膜で構成することが望ましい。駆動電圧低減策としてより望ましくは、画素電極上に絶縁膜が存在しない構造をとることである。

【0122】

また、図2では、画素電極上に配置された絶縁膜の構造として誘電率が3.0の有機絶縁膜を例にとって説明したが、例えば誘電率が3.0よりも小さい絶縁膜で構成した場合には、図2(c)に示した直線の傾きがさらに大きくなり、結果として駆動電圧のさらなる上昇を引き起こすことが推測される。

【0123】

逆に、誘電率が3.0よりも大きい絶縁膜で構成した場合には、直線の傾きが

緩やかになって駆動電圧が低減できることは容易に推測される。

【0124】

本発明者らが検証した、以上2つの知見から、信号配線と共通信号電極との重畳部分にのみ容量低減を目的とした層間絶縁膜を新たに配置し、画素電極上にはできるだけ絶縁膜を配置しない本発明の構造を採用すると、従来構造に対して、配線の寄生容量低減と液晶の駆動電圧低減の両方を実現できることが分かる。

【0125】

以上の知見を元に、本発明の具体的な実施形態を説明する。

なお、以下の説明に用いる各図面において、SUB1は薄膜トランジスタが配置される側の透明絶縁基板を示し、TFTは画素のスイッチング素子である薄膜トランジスタを示し、Cstgは液晶の電圧保持特性を保证するための蓄積容量を示し、CLは共通信号配線を示し、CEは共通信号電極を示し、GEは走査信号電極を示し、GLは走査信号配線を示し、SIは半導体層を示し、NSIは薄膜トランジスタのソース電極ドレイン電極と半導体層のコンタクトを保证するためにリンなどの不純物をドーピングしたシリコン膜からなる電極を示し、SDは薄膜トランジスタのソース電極を示し、ドレイン電極となる映像信号電極を示し、DLは映像信号配線を示し、PXは画素電極を示し、GIは前記TFTのゲート絶縁膜を示し、PASは薄膜トランジスタの表面保護膜を示し、THは絶縁膜に開口したスルーホールを示し、OIL1は容量低減を目的として選択的に形成する塗布型絶縁膜を示し、BMは遮光パターンを示し、CFはカラーフィルタを示し、OCはオーバーコート膜を示し、SUB2はカラーフィルタ側の透明絶縁基板を示す。

【0126】

また、ORI1,2は配向膜を示し、POL1,2は偏光板を示し、GTMは走査信号配線用端子を示し、DTMは映像信号配線用端子を示し、CTMは共通信号配線用端子を示し、CBは共通信号配線のバス配線を示し、SLはシール材を示し、TC1は走査信号配線および共通信号配線用端子のパッド電極を示し、TC2は映像信号配線用端子DTMのパッド電極を示す。

【0127】

【実施形態 1】

次に、図 1 ～ 図 16 を参照して、本発明による液晶表示装置の実施形態 1 を説明する。

【0128】

実施形態 1 の液晶表示装置は、映像信号配線 DL と共通信号電極 CE とを、選択的に形成した層間絶縁膜 OIL1 を介して、重畳した構造である。

【0129】

図 3 は、本発明による液晶表示装置の実施形態 1 を示すアクティブマトリクス型液晶表示装置の TFT 基板側の単位画素の平面図である。

【0130】

図 4 は、図 3 中の A-A' で示した線に沿う TFT 基板 SUB1 の断面を示す図であり、図 5 は、図 3 中の B-B' で示した線に沿う TFT 基板 SUB1 の断面を示す図である。

【0131】

図 3 に示すように、本実施形態 1 では、走査信号配線 GL および映像信号配線 DL により分けられた領域に、薄膜トランジスタ TFT、蓄積容量 Cstg、画素電極 PX、共通信号電極 CE がそれぞれ一つずつ形成されて、画素を構成している。

【0132】

画素電極 PX および共通信号電極 CE の少なくとも一部が、画素内で櫛歯状に複数に分割またはスリット状に加工されている。

【0133】

画素電極 PX および共通信号電極 CE の櫛歯電極部分は x 方向に延在しており、映像信号配線 DL の延在方向に一致している。

【0134】

本実施形態 1 では、薄膜トランジスタ TFT として、逆スタガ型の薄膜トランジスタを用いている。ゲート電極 GE に薄膜トランジスタ TFT のしきい値以上の電圧が加わると、半導体層 SI が導通状態となり、薄膜トランジスタ TFT のソース電極、ドレイン電極となる映像信号電極 SD 間が導通となる。その際に、

映像信号配線DLに印加されている電圧が、画素電極PXに伝達される。

【0135】

ゲート電極GEの電圧が、薄膜トランジスタのしきい値電圧以下の場合には、薄膜トランジスタTFTのソース電極ドレイン電極となる映像信号電極SD間が絶縁となるため、映像信号配線DLに印加されている電圧が画素電極PXに伝達されず、映像信号電極SDが導通状態のときに伝達された電圧を保持する。

【0136】

液晶の電圧保持特性を保証するために、画素電極PXと共通信号配線CL間に、ゲート絶縁膜GIを介して液晶と並列に接続される蓄積容量Cstgを形成している。

【0137】

本実施形態1において、x方向に併設されている共通信号電極CEは、画素領域の周囲部分において、選択的に形成した塗布型絶縁膜OIL1を介して、映像信号配線DL上を覆って重畳するように形成され、走査信号配線GLと同一工程、同一材料で形成された共通信号配線CLに、TFTの表面保護膜PAS、ゲート絶縁膜GIに一括エッチングで開口したスルーホールTHを介して、電氣的に接続されている。

【0138】

塗布型絶縁膜OIL1のパターン形状は、映像信号配線DLのパターン形状を倣って、前記映像信号配線DL上を覆うように選択的に形成されている。

【0139】

また、本実施形態1において、画素電極PXは、薄膜トランジスタTFTのソース電極ドレイン電極となる映像信号電極SDの一方をそのまま延在して形成され、映像信号電極SDの他方をそのまま延在して映像信号配線DLが形成されている。

【0140】

本実施形態1によれば、映像信号配線DL上に共通信号電極CEが重畳している領域に、共通信号電極CEのパターン形状を倣って、塗布型絶縁膜OIL1を選択的に形成すると、液晶の駆動電圧の上昇を招くことなく、映像信号配線DL

と共通信号電極CEの間に発生する寄生容量を低減することが可能となる。

【0141】

例えば、塗布型絶縁膜OIL1として、誘電率3.0の材料を使用し、膜厚を $0.6\mu\text{m}$ とした場合には、映像信号配線DLと共通信号電極CEとの間の寄生容量は、塗布型絶縁膜OIL1を形成しない場合の約1/3に低減される。

【0142】

その結果、配線を重畳した場合においても、信号遅延による信号波形なまりを防止でき、画質低下を引き起こすことなく、高画質の液晶パネルを提供することが可能となる。

【0143】

また、前述したように、画素電極PX上に配置される絶縁膜については電圧降下を引き起こす要因となり得るが、本実施形態1では塗布型絶縁膜OIL1を選択的に形成しているため、画素電極PX上には塗布型絶縁膜OIL1が存在しない構造としている。したがって、電圧降下を引き起こす要因となる絶縁膜を増やすことがない。

【0144】

その結果、駆動電圧の上昇を防止できる。

【0145】

映像信号配線DL上に、前記映像信号配線DLを覆うように重畳させた共通信号電極CEにより、前記映像信号配線DLの電界が効果的にシールドされ、隣接する画素電極PX側に漏洩するのを抑制できる。

【0146】

本実施形態1によれば、塗布型絶縁膜OIL1の被覆効果により、窒化シリコン膜にあるクラックやピンホールなどの欠陥、映像信号配線DL上の付着部分の被覆不良などを被覆でき、映像信号配線DLと共通信号電極CE間の絶縁不良に起因するショート不良を防止できる。

【0147】

また、最上層で共通信号電極CEを加工する際のエッチング液が、前記不良部分を介して映像信号配線DL表面に到達するのを防止できるため、電極や配線の

溶解を防止できる。

【0148】

画素電極PX上に塗布型絶縁膜OIL1を形成すると、駆動電圧の上昇を引き起こすことは、図2で既に説明した。

【0149】

その一方で、駆動電圧に依存しない領域、すなわち、走査信号配線GL、映像信号配線DLおよび薄膜トランジスタTFTが存在する領域など、画素電極PXが存在しない領域については塗布型絶縁膜OIL1を形成してもよい。

【0150】

この場合には、映像信号配線DL、共通信号電極CE間の寄生容量低減効果の他に、塗布型絶縁膜OIL1の被覆効果により、映像信号配線DLのみならず、下層に存在する電極、配線の保護膜としての機能をも有することになる。

【0151】

これにより、具体的には、塗布型絶縁膜OIL1上で共通信号電極CEを加工する際に、TFTの表面保護膜PASおよびゲート絶縁膜GIの欠陥部分からエッチング液が染み込むことによって生じる、映像信号電極DE、さらには走査信号配線GL、走査信号電極GE、共通信号配線CLの溶解断線を防止できる。

【0152】

また、これらの欠陥部分から、下層配線材料の一部が液晶内部に流出し、液晶の電気-光学特性に影響を与えることによって生じる、液晶表示装置の画質低下を防止できる。

【0153】

ただし、上述のように駆動電圧上昇を招く画素電極PX上および走査信号や映像信号の端子露出部分および共通信号電極CEと共通信号配線CLとを接続するスルーホールTH部分については、塗布型絶縁膜OIL1を形成してはならない。

【0154】

前述したように、本実施形態1においては、塗布型絶縁膜OIL1のパターン形状は、映像信号配線DLのパターン形状を倣って、選択的に形成されている。

【0155】

図4に示したように、映像信号配線DLのパターン幅を $WDL\mu m$ 、重畳部分に前記映像信号配線DLのパターン形状を倣って選択的に形成した塗布型絶縁膜OIL1のパターン幅を $WIS01\mu m$ 、共通信号電極CEのパターン幅を $WCOM1\mu m$ と定義する。

【0156】

これらのパターン幅については、前記映像信号配線の電界シールド効果、配線の寄生容量低減効果およびホトリソグラフィ工程でのパターンの合わせ精度と加工寸法精度を考慮して設定する必要がある。

【0157】

映像信号配線の電界シールド効果については $WDL < WCOM1$ が、配線の寄生容量低減効果については $WDL < WIS01$ が成立するときに大きな効果を得ることができる。 WDL に対してを $WIS01$ 小さくした、すなわち、映像信号配線DLが塗布型絶縁膜OIL1のパターンからはみ出した構造とした場合においても、塗布型絶縁膜OIL1との重畳分については寄生容量低減効果が得られる。

【0158】

しかし、映像信号配線DLが塗布型絶縁膜OIL1からはみ出した分だけ、寄生容量が発生することになるため、望ましくない。)

さらに、図4に示した実施形態1のように、 $WIS01 < WCOM1$ として、選択形成した塗布型絶縁膜OIL1パターンの側面も覆うように共通信号電極CEパターンを重畳形成すると、塗布型絶縁膜を全面形成する従来構造に比べて、塗布型絶縁膜中での電界拡散を抑制できる。

【0159】

電界シールド効果がさらに向上するため、その分共通信号電極CEのパターン幅 $WCOM1$ を小さくでき、その分だけ画素開口率を向上できる。

【0160】

したがって、最も大きな効果が得られるのは、図4に示した実施形態1のように、

$$WDL < WIS01 < WCOM1$$

WDL>0

が成立する場合である。

【0161】

また、本実施形態1においては、塗布型絶縁膜OIL1を選択形成したことにより、新たに塗布型絶縁膜OIL1パターン段差が生じることになる。

このような段差部分は、上層配向膜の塗布不良や、液晶配向のためのラビング時の陰となることによる液晶の初期配向不良、液晶のスウィッチング異常(ドメイン)などの画質不良を誘発しやすくなることが一般に知られている。

【0162】

しかし、図4に示した実施形態1においては、図7で後述する自己遮光領域(共通信号電極CEのパターン幅WCOM1)内に、塗布型絶縁膜OIL1の段差パターン部分が収まる構造(WIS01<WCOM1)であるために、画素の開口部分には塗布型絶縁膜OIL1の段差が存在しない。

【0163】

これにより、塗布型絶縁膜OIL1を選択形成した場合においても、段差部分による画質不良を防止できる。

【0164】

本実施形態1においては、例えば、映像信号配線DLの幅WDLを6 μ m、WIS01を12 μ m、WCOM1を18 μ mとした。

【0165】

なお、本実施形態1においては、単位画素に関わる櫛歯状電極の分割数は、図面上では画素電極PXが2本、共通信号電極が重畳部分も含めて3本であるが、この範囲にかかわらず分割数を変更できる。

【0166】

図6は、図4に示した実施形態1において、共通信号電極CEのパターン形状を変更した構造の実施形態1におけるA-A'で示した線に沿う断面図である。

【0167】

図4の構造に比べて、映像信号配線DLのシールド効率がやや劣ることおよび液晶の配向において、選択的に形成した塗布型絶縁膜OIL1により生じた段差

部分の影響を受けやすいパターン配置となるが、共通信号電極CEが、塗布型絶縁膜OIL1パターンの段差を乗り越えて覆うように付着する必要がないので、共通信号電極CEの断線に関して冗長を持たせることができる。

【0168】

本実施形態1の場合には、図4で前述したパターン幅相互の関係は、
 $WDL < WCOM1 < WIS01$
 $WDL > 0$
 となる。

【0169】

図7は、図3中のA-A'で示した線に沿うTFT基板SUB1、カラーフィルタ基板SUB2を含む断面図である。

【0170】

薄膜トランジスタTFTが配置される側の透明絶縁基板SUB1はTFT基板と称され、このTFT基板と、液晶LCを介して対向配置される、対向側の透明絶縁基板SUB2はCF基板と称される。

【0171】

図7に示すように、CF基板は、その液晶層LC側の面に、まず、各画素領域を画するようにして遮光パターンBMが形成され、この遮光パターンBMの実質的な画素領域を決定する開口部には、カラーフィルタCFが形成されている。そして、遮光パターンBMおよびカラーフィルタCFを覆って、例えば樹脂膜からなるオーバーコート膜OCが形成され、このオーバーコート膜OCの上面には配向膜ORI1が形成されている。

【0172】

TFT基板、CF基板、それぞれの外側の面(液晶層LC側の面とは反対の面)には、偏向板POL1、POL2が形成されている。

【0173】

本実施形態1では、画素電極PXと共通信号電極CEとの間に、透明基板SUB1とほぼ平行な成分を持つ電界が発生していない場合には黒表示がなされる、ノーマリブラックモードの構造を採用している。

【 0 1 7 4 】

ノーマリブラックモードは、液晶の特性(この実施形態1では例えば正、画素電極P Xと共通信号電極C Eとの間の電界の方向、配向膜O R 1のラビング方向、偏向板P O Lの偏向透過軸方向)によって設定できる。

【 0 1 7 5 】

ノーマリブラックモードを採用すると、透明絶縁基板S U B 1とほぼ垂直方向に電界が発生しており、ほぼ平行な成分を持つ電界がほとんど発生しない共通信号電極C Eの直上(図7中に示したCの領域)においては、共通信号電極C Eとして、例えば酸化インジウムスズ(I T O)または酸化インジウム亜鉛(I Z O)または酸化インジウムゲルマニウム(I G O)などの酸化インジウム系の透明導電膜を用いた場合においても、黒表示がなされることになり、共通信号電極C E自身が、映像信号配線C L近傍で液晶を駆動させる電界による光もれを遮光する遮光膜として自己遮光的に機能できるようになる。

【 0 1 7 6 】

これにより、映像信号配線D L上については、ブラックマトリクスB Mが不要となるため、その分の開口率を大きくできる。

【 0 1 7 7 】

また、透明絶縁基板S U B 1に対する透明絶縁基板S U B 2の位置合わせにおいて、映像信号配線C Lの並列方向(x方向)に対する合が不要となるため、合わせずれに対して裕度を大きくできる利点が生じる。

【 0 1 7 8 】

本実施形態1においては、ブラックマトリクスB Mは、走査信号配線G L上および薄膜トランジスタT F T上にのみ設けられている。

【 0 1 7 9 】

図7には示していないが、本実施形態1においては、ブラックマトリクスB Mは、走査信号配線G L上および薄膜トランジスタT F T上にのみに設けられている。

【 0 1 8 0 】

実施形態1においては、ノーマリブラックモードの構造の液晶表示装置につい

て説明した。しかし、本実施形態1は、ノーマリホワイトモードの構造についても適用できる。この場合、共通信号電極CEは、例えばA1などの金属またはその合金膜の様に、不透明な導電層とすると、上記自己遮光膜としての機能を持たせることができる。

【0181】

図8は、実施形態1において、マルチドメイン方式を適用した構造の実施形態1における単位画素の平面図であり、具体的には、図3に示した実施形態1において、画素電極PXおよび共通信号電極CEに屈曲部を設けたものである。

【0182】

ここで、マルチドメイン方式とは、液晶の広がり方向に発生する電界(横電界)において、各画素領域内に横電界の方向が異なる領域を形成するようにして、各領域の液晶分子のねじれ方向を逆にする(図8中のLC1、LC2)と、例えば、表示領域を左右からそれぞれ見た場合に生じる着色差を相殺させる効果を付与したものである。

【0183】

具体的には、図8において、一方向に延在し、それと交差する方向に併設させた帯状の各画素電極PXおよび共通信号電極CEを、前記一方向に対して角度(P型液晶で、配向膜ORI1のラビング方向を映像信号配線DLの方向と一致させた場合、 $5 \sim 40^\circ$ の範囲が適当)に傾けて延在された後に、角度(-2θ)に屈曲させて延在させることを繰り返してジグザグ状にパターン形成するだけで、前述したマルチドメイン方式の効果をもたらすことができる。

【0184】

なお、本実施形態1においては、画素電極PXおよび共通信号電極CEは、図8中のy方向に延在させて形成しているが、図8中のx方向に延在させるようにして、これに対して屈曲部を設けて、マルチドメインの効果を得る様にしてもよい。

【0185】

本実施形態1によれば、画素電極PXおよび共通信号電極CEのパターン形状を変更すると、実施形態1で示した寄生容量低減の効果と同時に、マルチドメイ

ンの効果をも得ることができる。

【0186】

図9は、図3に示した実施形態1において、共通信号配線CLの配置を変更した構造の実施形態1における単位画素の平面図である。

前述した図3の実施形態1においては、共通信号配線CLは、画素領域のほぼ中央を通るように形成されているが、本実施形態1のように走査信号配線GL側に近接して配置してもよい。

【0187】

図10は、図3に示した実施形態1において、画素電極PXを透明導電膜で形成した構造の実施形態1における単位画素の平面図である。

【0188】

図3の実施形態1においては、画素電極PXは、映像信号電極SDの一方をそのまま延在して形成され、必然的に、映像信号電極SD、映像信号配線DLを構成するメタル配線材料で形成されていた。

【0189】

本実施形態1のように、画素電極PXが透明になると、その部分の透過光により、白表示するときの最大透過率が向上するため、画素電極PXがメタルなどの不透明材料からなる場合よりも、より明るく表示できる。

【0190】

このとき、図7で前述したように、電圧無印可時には、液晶分子は初期の配向状態を保ち、その状態で黒表示するように偏光板の配置を構成する(ノーマリブラックモードにする)しているので、画素電極PXを透明にしても、その部分の光を透過することがなく、良質な黒表示が得られる。

【0191】

これにより、十分なコントラスト比を確保しつつ、最大透過率を向上できる。ただし、この場合、画素電極PX形成のための透明導電層形成、パターニング工程が新たに必要となる。

【0192】

次に、本実施形態1における基板端部の形状、電気回路および端子部の形状に

ついて説明する。

【0193】

図11は、本発明の実施形態1に係るアクティブマトリクス型液晶表示装置の電気回路を示す概略図である。

【0194】

図12は、本発明の実施形態1に係るアクティブマトリクス型液晶表示装置の基板端部の断面模式図で、(a)は走査信号配線端子GTMが配置される側の端部で、(b)は液晶封入口が配置される側の端部の模式図である。

【0195】

図11の電気回路に示す通り、x方向に延在され、y方向に併設される、前記各走査信号配線GLには、走査信号配線用端子GTMを介して、垂直走査回路によって順次走査信号(電圧信号)が供給されるようになっている。

【0196】

走査信号配線GLに沿って配置される、各画素領域の薄膜トランジスタTFTは、前記走査信号によって駆動される。

【0197】

この走査信号のタイミングに合わせて、映像信号駆動回路から、映像信号配線用端子DTMを介して、y方向に延在され、x方向に併設される、各映像信号配線DLに映像信号が供給される。

【0198】

この映像信号は、各画素領域の前記薄膜トランジスタTFTを介して、画素電極PXに印加される。

【0199】

各画素領域において、画素電極PXとともに形成されている、共通信号電極CEには、共通信号配線用端子CTMを介して、共通信号配線のバス配線CBから分岐した対向電圧が印加され、これら画素電極PXと共通信号電極CE間に電界を発生させる。

【0200】

この電界のうち、透明絶縁基板SUB1に対して支配的に平行な成分を有する

電界(横電界)によって、液晶の光透過率を制御する構造である。

【0201】

図11または図12において、各画素領域に示したR,G,Bの各符号は、各画素領域にそれぞれ赤色用フィルタ、緑色用フィルタ、青色用フィルタが形成されていることを示している。

【0202】

TFT基板(SUB1)のCF基板(SUB2)に対する固定は、図12に示すように、CF基板(SUB2)の周辺に形成されたシール材SLによってなされ、このシール材SLは、透明絶縁基板SUB1、SUB2の間に液晶を封入するための封入材としての機能をも有している。

【0203】

このシール材SLの外側、TFT基板(SUB1)の周辺で、フィルタ基板によって覆われていない領域には、それぞれ、走査信号配線用端子GTM、映像信号配線用端子DTM、共通信号配線用端子CTMが形成されている。

【0204】

図12では、このうち、走査信号配線GL用端子GTMを例示してある。各端子は、導電粒子を接着剤中に分散させた異方性導電膜を介して、TCP(Tape Carrier Package)またはCOG(Chip On Glass)接続方式により、図11で前述した外部駆動回路と接続される。

【0205】

なお、このシール材SLの一部(図12中下側)には、図示しない液晶封入口があり、ここから液晶を封入した後は、液晶封入材によって封止がなされる。

【0206】

図13は、本発明の実施形態1に係るアクティブマトリクス型液晶表示装置の走査信号配線GL用端子GTM部分の要部平面図(a)と、(b)A-A'で示した線に沿う断面図である。

【0207】

図14は、映像信号配線用端子DTM部分の要部平面図(a)と、(b)A-A'で示した線に沿う断面図である。

【 0 2 0 8 】

図 1 3 に示すように、走査信号配線用端子 G T M として、まず、透明絶縁基板 S U B 1 上の走査信号配線用端子形成領域に、走査信号配線 G L の延在部が形成される。

【 0 2 0 9 】

次に、走査信号配線 G L を覆って、ゲート絶縁膜 G I および薄膜トランジスタ T F T の表面保護膜 P A S が順次積層され、これらゲート絶縁膜 G I および表面保護膜 P A S に設けたスルーホール T H によって、走査信号配線 G L を延在した端部の一部が露出され、ここに、端子接続用のパッド電極 T C 1 が、走査信号配線 G L を延材した端部を覆うようにして形成されている。

【 0 2 1 0 】

端子接続用のパッド電極 T C 1 は、共通信号電極 C E を形成した際と同一の透明導電膜材料で、同一の工程で形成される。

【 0 2 1 1 】

以上により、走査信号配線用端子 G T M が形成される。

【 0 2 1 2 】

通常、液晶表示装置の端子露出部分は、金属材料ではなく、耐湿性、耐薬品性、腐食性に優れる透明導電膜材料で構成されるが、本実施形態 1 においても、走査信号配線用端子 G T M は、耐エッチング性に優れた透明導電膜で構成されるため、露出端子部分の信頼性を十分確保できる。

【 0 2 1 3 】

また、本実施形態 1 においては、走査信号配線 G L と共通信号配線 C L とは、同一材料、同一工程で形成されるため、共通信号配線用端子 C T M についても走査信号配線 G L 用端子 G T M と同一材料、同一工程で形成され、必然的に同一構造となる。

【 0 2 1 4 】

この場合、図 1 1 に前述したように、共通信号配線用端子 C T M は、走査信号配線用端子 G T M とは反対の方向に引き出される。

【 0 2 1 5 】

映像信号配線用端子DTM部分は、図14に示すように、まず、透明絶縁基板SUB1上にゲート絶縁膜GIが形成されたのち、映像信号配線用端子DTMが形成される領域に映像信号配線DLの延在部が形成される。

【0216】

その後、薄膜トランジスタTFTの表面保護膜PASが形成され、映像信号配線溶端子DTMが形成される領域のうち、後述する端子接続用のパッド電極TC2が形成される領域の一部に、スルーホールTHが開口される。

【0217】

次に、端子接続用のパッド電極TC2が、共通信号電極CEを形成した際と同一の透明導電膜材料を用いて、同一の工程で形成される。

【0218】

このパッド電極TC2は、スルーホールTHによる映像信号配線DL端部の露出部分を覆うようにして形成され、スルーホールTHを介して、映像信号配線DLと電氣的に接続される。

【0219】

本構造を採用すると、映像信号配線用端子DTMも走査信号配線用端子GTMと同様に、耐湿性、耐薬品性、腐食性に優れる透明導電膜材料で構成されるため、露出端子部分の信頼性を十分確保できる。

【0220】

次に、実施形態1における形成方法の具体例を、図15および図16を用いて説明する。

【0221】

図15は、本発明の実施形態1の構造を実現するためのプロセスフローを示す図である。図16は、図15のプロセスフローに則ってTFT基板を作製した際の前記図3におけるA-A'およびB-B'で示した線に沿う断面図である。実施形態1においては、具体的には(A)～(F)の6段階のホトリソグラフィ工程を経てTFT基板SUB1が完成する。

【0222】

以下、工程順に説明する。

【 0 2 2 3 】

工程(A)

透明絶縁基板 SUB 1 を用意し、その表面全域に、例えばスパッタリング法によって、Cr 膜を 1 0 0 ~ 5 0 0 n m、好ましくは 1 5 0 ~ 3 5 0 n m 形成する。

次に、ホトリソグラフィ技術を用いて、前記 Cr 膜を選択エッチングし、画素領域内には走査信号電極 GE、走査信号配線 GL および共通信号配線 CL を形成する。

【 0 2 2 4 】

また、図 1 6 には示していないが、走査信号配線用端子 GTM 形成領域には走査信号配線 GL の延在部を、共通信号配線用端子 CTM 形成領域には共通信号配線 CL の延在部を、それぞれ形成する。

【 0 2 2 5 】

工程(B)

透明絶縁基板 SUB 1 表面全域に、例えばプラズマ CVD 法によって、ゲート絶縁膜 GI となる窒化シリコン膜を 2 0 0 ~ 7 0 0 n m 程度、好ましくは 3 0 0 ~ 5 0 0 n m の膜厚で形成する。

【 0 2 2 6 】

さらに、このゲート絶縁膜 GI の表面全域に、例えばプラズマ CVD 法によって、アモルファスシリコン膜を 5 0 ~ 3 0 0 n m、好ましくは 1 0 0 ~ 2 0 0 n m の膜厚でおよび n 型不純物としてリンをドーピングしたアモルファスシリコン膜を 1 0 ~ 1 0 0 n m、好ましくは 2 0 ~ 6 0 n m の膜厚で順次積層する。

【 0 2 2 7 】

次に、ホトリソグラフィ技術を用いて、前記アモルファスシリコン膜をエッチングし、画素領域内に薄膜トランジスタ TFT の半導体層 SI を形成する。

【 0 2 2 8 】

工程(C)

透明絶縁基板 SUB 1 の表面全域に、例えばスパッタリング法によって、Cr 膜を 1 0 0 ~ 5 0 0 n m、好ましくは 1 5 0 ~ 3 5 0 n m 形成する。

【0229】

次に、ホトリソグラフィ技術を用いて、前記Cr膜をエッチングし、画素領域内には、薄膜トランジスタTFTのソース電極ドレイン電極となる映像信号電極SDおよび映像信号電極SDをそのまま延在して形成した画素電極PXおよび前記映像信号電極SDの延在部である映像信号配線DLを形成する。

【0230】

また、図16には示していないが、映像信号配線DL用端子DTM形成領域には、映像信号配線DLの延在部を形成する。

【0231】

その後、Cr膜をエッチングしたパターンをマスクとして、n型不純物としてリンをドーピングしたアモルファスシリコン膜をエッチングする。
画素電極PXの一部分は、ゲート絶縁膜GIを介して、共通信号配線CL間で蓄積容量Cstgを形成する。

【0232】

工程(D)

透明絶縁基板SUB1の表面の全域に、例えばプラズマCVD法によって、薄膜トランジスタTFTの表面保護膜PASとなる窒化シリコン膜を200nm～900nm、好ましくは300～500nmの膜厚で形成する。

【0233】

次に、ホトリソグラフィ技術を用いて、表面保護膜PASおよび表面保護膜PASの下層に位置するゲート絶縁膜GIをエッチングして、画素領域内に共通信号配線CLの一部を露出するためのスルーホールTHを形成する。

【0234】

これとともに、走査信号配線用端子GTM形成領域には走査信号配線GLの延在部を露出させるためのスルーホールTHを、共通信号配線用端子CTM形成領域には共通信号配線CLの延在部を露出させるためのスルーホールTHを、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出するためのスルーホールTHを、それぞれ形成する。

【0235】

工程(E)

透明絶縁基板SUB1の表面の全域に、例えばスピコート法によって、ポリイミド系、アクリル系ポリマ、エポキシ系ポリマ、ベンジシクロブテン系ポリマなどの種々の有機系の樹脂または有機溶媒に可溶なSiを含む無機ポリマ、例えば、SOG膜などの絶縁膜からなる塗布型絶縁膜OIL1を、 $0.5 \sim 4 \mu\text{m}$ 、好ましくは $0.5 \sim 1.5 \mu\text{m}$ の膜厚で塗布する。

【0236】

次に、ホトリソグラフィ技術を用いて、塗布型絶縁膜を選択的に形成する。選択形成する領域は、映像信号配線DLと、後述する工程(G)で形成する透明導電膜からなる共通信号電極CEが、重畳して配置される領域の少なくとも一部とする。

【0237】

ただし、画素領域内では、画素電極PX上および工程(G)で形成する透明導電膜からなる共通信号電極CEと共通信号配線CLとを電氣的に接続するために形成するスルーホールTH部分、走査信号配線用端子GTM形成領域には、走査信号配線GLの延在部を露出させるためのスルーホールTH部分、共通信号配線用端子GTM形成領域には、共通信号配線CLの延在部を露出させるためのスルーホールTH部分、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出させるためのスルーホールTH部分については、少なくとも塗布型絶縁膜OIL1は配置しない。

【0238】

工程(F)

透明絶縁基板SUB1の表面全域に、例えばスパッタリング法によって、透明導電膜であるITO膜を $50 \sim 300 \text{ nm}$ 、好ましくは $70 \sim 200 \text{ nm}$ 形成する。

【0239】

次に、ホトリソグラフィ技術を用いて、ITO膜をエッチングし、画素領域内には、スルーホールTHを介して、共通信号配線CLと接続された共通信号電極CEを形成する。

【0240】

共通信号電極CEの一部は、選択形成された層間絶縁膜である塗布型絶縁膜OIL1を介して映像信号配線DLと重畳するように配置される。

【0241】

図16には示していないが、走査信号配線用端子GTM形成領域および共通信号配線用端子CTM形成領域には、走査信号配線用端子GTM用および共通信号配線用端子CTM用のパッド電極TC1をそれぞれ形成する。

【0242】

映像信号配線用端子DTM形成領域には、映像信号配線用端子DTM用のパッド電極TC2を形成する。

【0243】

以上を示した工程により、TFT基板側が完成する。

【0244】

一方、CF基板側には染色法により作製したカラーフィルタCF、およびCr系または有機材料からなる遮光パターンBMが形成される。

【0245】

その後、平坦化層となるオーバーコート膜を形成し、TFT基板とCF基板を貼り合せ、間に液晶層LCを封入し、両基板の外側に偏光板POL1、POL2を配置すると、液晶表示装置となる。

【0246】

本実施形態1において、塗布型絶縁膜OIL1として、フォトリソグラフィ形成型の絶縁膜を使用しているが、ホトリソグラフィ工程を用いて、エッチングにより塗布型絶縁膜OIL1のパターンを形成してもよい。

【0247】

例えば、塗布型絶縁膜OIL1として、熱硬化型の絶縁膜を用いて、酸素を反応ガスに用いたドライエッチング法によりパターンを形成してもよい。

【0248】

この場合、ホトリソグラフィ工程で用いるレジストの膜厚は、ドライエッチングによる膜減り分を考慮して厚膜化する必要がある。

【0249】

【実施形態2】

次に、図17～図21を参照して、本発明による液晶表示装置の実施形態2を説明する。

【0250】

図17から図21において、前述の実施形態1と同一の構成要素については同一の符号を付して重複する説明を省略する。

【0251】

図17は、本発明の実施形態2を示すアクティブマトリクス型液晶表示装置の単位画素の平面図である。

【0252】

図18は、図17中のB-B'で示した線に沿う断面図である。
前述した実施形態1と異なる点は、映像信号配線DLのみならず、走査信号配線GLについても、共通信号電極CEと重畳した構造とした点である。

【0253】

具体的には、容量低減用の塗布型絶縁膜OIL1のパターン形状は、映像信号配線DLおよび走査信号配線GLのパターン形状を倣って選択的に形成され、画素電極PX上には、塗布型絶縁膜OIL1を配置していない。

【0254】

したがって、本実施形態2においても、映像信号配線DLおよび走査信号配線GLの寄生容量を低減でき、配線の信号遅延を防止できることおよび液晶の駆動電圧の上昇を回避できる。

【0255】

また、塗布型絶縁膜OIL1の埋め込み、被覆効果により、映像信号配線DLおよび走査信号配線GLと共通信号電極CEとの重畳部分における絶縁性が確保できることおよび最上層で共通信号電極CEを加工する際のエッチング液が、前記不良部分を介して映像信号配線DL、さらには走査信号配線GL表面に到達するのを防止できることについても同様である。

【0256】

走査信号配線GLのパターン幅を $WGL\mu m$ 、走査信号配線GLとの重畳部分に前記走査信号配線GLのパターン形状を倣って選択的に形成した塗布型絶縁膜OIL1のパターン幅を $WIS02\mu m$ 、共通信号電極CEのパターン幅を $WCOM2\mu m$ と定義すると、図3から図6で前述した実施形態1において説明したように、走査信号配線GLの電界シールド効果および走査信号配線GLの寄生容量低減効果を十分に得るためには、本実施形態2においても、走査信号配線GLと共通信号電極CEとの重畳部分において、

$$WGL < WIS02 < WCOM2$$

$$WGL > 0$$

が成立するように、各パターン幅を設定する必要がある。

【0257】

さらに、塗布型絶縁膜OIL1パターン端部での共通信号電極CEの断線冗長が要求される場合には、

$$WGL < WCOM2 < WIS02$$

$$WGL > 0$$

とする必要がある。

【0258】

図19は、共通信号電極CEの断線冗長を考慮して、共通信号電極CEのパターン形状を変更した($WCOM2 < WIS02$)実施形態2におけるB-B'で示した線に沿う断面図である。

【0259】

上記構造とすると、映像信号配線DL上のみならず、走査信号配線GL上についてもブラックマトリクスBMを省略できるため、透明絶縁基板SUB1に対する透明絶縁基板SUB2の位置合わせ裕度を大幅に向上でき、その分、画素の開口率を向上できる。

【0260】

また、共通信号電極CEが、y方向のみならずx方向にも延在してマトリクス状に配置されるため、共通信号電極CE自身の配線抵抗も大幅に低減できる。

【0261】

図 2 0 は、実施形態 2 において、共通信号配線 C L を、表通信号電極 C E と同層に、共通信号電極 C E を延在して形成した構造の実施形態 2 における単位画素の平面図である。

【 0 2 6 2 】

図 2 1 は、図 2 0 中の B - B ' で示した線に沿う断面図である。
本実施形態 2 においては、上記マトリクス配置により共通信号電極 C E 自身の配線抵抗を大幅に低減できることを利用した構造である。

【 0 2 6 3 】

配線抵抗を低減するための共通信号配線 C L を別個に設ける必要が無くなるため、その分の開口率を向上できる。

【 0 2 6 4 】

さらには、共通信号配線 C L と共通信号電極 C E とをスルーホール T H を介して接続する必要が無くなるため、その分の歩留りも向上できる。

【 0 2 6 5 】

本実施形態 2 においては、前記共通信号配線 C L を兼ねた共通信号電極 C E を I T O などの透明導電膜で形成しているが、共通信号配線 C L のさらなる低抵抗化が要求される場合においては、透明導電膜に代えて、A l などの金属や合金膜を用いることも可能である。

【 0 2 6 6 】

【実施形態 3】

次に、図 2 2 ~ 図 3 7 を参照して、本発明による液晶表示装置の実施形態 3 を説明する。

【 0 2 6 7 】

図 2 2 から図 3 7 において、前述の実施形態 1 と同一の構成要素については同一の符号を付して重複する説明を省略する。

実施形態 3 では、映像信号配線 D L または走査信号配線 G L と、前記共通信号電極 C E との重畳部分に存在する層間絶縁膜の構造に対して、画素電極 P X 上の絶縁膜を選択的に除去した構造の実施形態を、応用例のバリエーションも含めて説明する。

【0268】

図22は、本発明の実施形態3の基本となるアクティブマトリクス型液晶表示装置の単位画素の平面図である。

【0269】

図23は、図22中のA-A'で示した線に沿う断面図、図24は、図22中のB-B'で示した線に沿う断面図である。

【0270】

本実施形態3は、映像信号配線DLおよび走査信号配線GLを共通信号電極CEと重畳した実施形態2において、容量低減用の塗布型絶縁膜OIL1を、画素電極PX上および電極配線接続用スルーホールTH、端子接続用の露出部分を除いた、ほぼ基板全面に形成した実施形態である。

【0271】

換言すると、前記重畳部分に対して、画素電極PX上の塗布型絶縁膜OIL1膜を、前記画素電極PXのパターン形状を倣って選択的に除去した構造である。配線による電界のシールド効果、配線の寄生容量低減効果、液晶の駆動電圧上昇抑制効果については、実施形態2と同様である。

【0272】

本実施形態3では、塗布型絶縁膜OIL1がほぼ基板全面に形成されるため、ゲート絶縁膜GI、薄膜トランジスタTFTの表面保護膜PASにピンホールやクラックまたは段差乗り越え部の付着不良などの不良部分が存在した場合においても、塗布型絶縁膜OIL1の埋め込み、被覆効果の恩恵を受ける領域を拡大できる。

【0273】

また、最上層で共通信号電極CEを加工する際のエッチング液が、前記不良部分を介して下層の電極や配線表面に到達するのを防止できるため、電極や配線の溶解を防止できる領域についても拡大できる。

共通信号配線CLと共通信号電極CEは、図24に示すように、スルーホールTHを介して接続される。

【0274】

本実施形態3では、塗布型絶縁膜OIL1のスルーホールTHの径を、一括加工した薄膜トランジスタの表面保護膜PASおよびゲート絶縁膜GIのそれよりも小さくしている。これは、共通信号電極CEが、スルーホールTH端部の段差を乗り越える際の断線不良を低減するためである。

【0275】

薄膜トランジスタの表面保護膜PASおよびゲート絶縁膜GIを一括加工して形成されたスルーホールTH端部は、塗布型絶縁膜OIL1中に埋め込まれてしまうため、最終的なスルーホールTH端部の段差形状は、塗布型絶縁膜OIL1の形状によって決定されることになる。

【0276】

本実施形態3では、塗布型絶縁膜OIL1としてフォトイメージ型の材料を使用した。

【0277】

これにより、スルーホールTH端部の段差形が緩和され、なだらかな局面を持った形状が実現できるため、結果として共通信号電極CEの段差乗り越えが容易となり、断線による不良部を低減することが可能となる。

【0278】

また、本実施形態3では、前記画素電極PXのパターン形状を倣って選択的に除去した塗布型絶縁膜OIL1のパターン幅WIS03 μ mを、前記画素電極PXパターン幅WPX μ mよりも狭くしている(WIS03<WPX)。

【0279】

これにより、選択除去した塗布型絶縁膜OIL1のパターン端部によって生じる段差部分が、画素電極PXパターン内に収まることになるため、前記段差部分における上層配向膜の塗布不良や、液晶の初期配向不良、液晶のスイッチング異常(ドメイン)などの画質不良を防止できる。

【0280】

図25は、図23に示した実施形態3において、絶縁膜OIL1パターン形状を変更した構造の実施形態3におけるA-A'で示した線に沿う断面図である。絶縁膜OIL1パターン端部の段差による画質低下の影響が無視できる場合は、

本実施形態3のように、画素電極PXの幅WPXに対して絶縁膜OIL1パターン幅WIS03を広くする ($WIS03 > WPX$) ことも可能である。

【0281】

図26は、実施形態3の第1の応用例として、画素電極PX上の塗布型絶縁膜OIL1を選択的に薄膜化した構造の実施形態3におけるA-A'で示した線に沿う断面図である。

【0282】

単位画素の平面図については、図22と類似した構造となる。

【0283】

具体的には、図22における塗布型絶縁膜OIL1のスルーホールTHパターン部分を薄膜化した構造である。

【0284】

本実施形態3は、画素電極PX上にも、液晶の駆動電圧の著しい上昇を引き起こさない程度の膜厚の塗布型絶縁膜OIL1を、薄膜化して残した例である。これにより、画素電極PX上についても塗布型絶縁膜OIL1を被覆、保護できるため、最上層で共通信号電極CEを加工する際のエッチング液が、薄膜トランジスタTFTの表面保護膜PASの不良部分を介して下層の画素電極PX表面に到達するのを防止でき、画素電極PXの溶解をも防止できる。

【0285】

本実施形態3において、絶縁膜OIL1を選択的に薄膜化する方法として、具体的には下記の手段がある。

【0286】

塗布型絶縁膜OIL1として、フォトリソグラフィ形成型の絶縁膜を使用した場合においては、例えば、多階調のホトリソグラフィ用の露光マスクを用いる、または複数枚の露光マスクを用いることで、塗布型絶縁膜OIL1の露光強度を多段階に調節し、現像液に対する塗布型絶縁膜OIL1のエッチング特性を変化させることで、一部の領域を選択的に薄膜化できる。

【0287】

いずれの場合も、スルーホールTH部分、端子接続のための露出部分について

は、塗布型絶縁膜OIL1を完全に除去する必要があるため、塗布型絶縁膜OIL1を残す領域、薄膜化する領域、完全に除去する領域、の3段階の調節が必要である。

【0288】

また、ホトレジストパターンを用いて、2回のホトリソグラフィ工程を経て、エッチングにより塗布型絶縁膜OIL1のパターンを形成してもよい。
例えば、塗布型絶縁膜OIL1として、熱硬化型の絶縁膜を用いて、酸素を反応ガスに用いたドライエッチング法によりパターンを形成してもよい。

【0289】

この場合、ホトリソグラフィ工程で用いるレジストの膜厚は、ドライエッチングによる膜減り分を考慮して厚膜化する必要がある。

【0290】

図27は、実施形態3の第2の応用例として、画素電極上の絶縁膜であるTFTの表面保護膜PASそのものを選択的に除去した構造の実施形態3におけるA-A'で示した線に沿う断面図である。

【0291】

単位画素の平面図については、図22と類似した構造となる。

【0292】

具体的には、図22における塗布型絶縁膜OIL1パターン部分を、TFTの表面保護膜PASに置き換えた構造である。

【0293】

本実施形態3では、塗布型絶縁膜OIL1を選択形成していない。
したがって、映像信号配線DLおよび走査信号配線GLと、共通信号電極CEとの重畳部分における配線の寄生容量低減については、TFTの表面保護膜PASの厚膜化が可能な範囲で対応した。

【0294】

TFTの表面保護膜PASとしては、具体的には窒化シリコン膜($\epsilon = 6.7$)を用いた。

【0295】

本実施形態 3 によれば、従来構造において、画素電極上に存在する T F T の表面保護膜 P A S そのものを、配線重畳部分に対して画素電極 P X 上で選択的に除去しているため、従来構造に対して、液晶の駆動電圧の上昇を抑制するのではなく、さらに低減することが可能となる。

【 0 2 9 6 】

理由を以下に示す。

液晶の駆動電圧の上昇を引き起こす要因となっているのは、画素電極 P X 上に存在する絶縁膜が、液晶と直列に接続される容量を形成し、共通信号電極 C E、画素電極 P X 間に印加した電圧の一部を吸収するためであることは前述した通りである。

【 0 2 9 7 】

本実施形態 3 において、従来構造で画素電極 P X 上に存在した絶縁膜を選択的に除去すると、前記選択除去した領域に、絶縁膜の代わりに液晶層 L C が新たに配置されることになる。

【 0 2 9 8 】

従来構造での駆動電圧に対して、選択除去した構造における駆動電圧の大小を決定するのは、選択除去した領域に新たに配置された液晶に電圧を印加した際の T F T 基板 (S U B 1) から C F 基板 (S U B 2) に向かってみた液晶の誘電率の値である。

【 0 2 9 9 】

新たに配置された液晶に電圧を印加した際に、T F T 基板 (S U B 1) から C F 基板 (S U B 2) に向かってみた誘電率の値が、選択除去した絶縁膜の誘電率に対して高い場合には、その領域の容量が従来構造の場合の容量に比べて大きくなり、その分だけ選択除去した領域での電圧降下を低減できる。

【 0 3 0 0 】

その結果、より効果的に液晶に電圧を印加できるようになり、駆動電圧を低減できる。

【 0 3 0 1 】

選択除去した領域に配置された液晶に電圧を印加した際の T F T 基板 (S U B

1)からCF基板(SUB 2)に向かってみた誘電率の値とは、液晶の $\Delta \epsilon$ が負の場合には液晶のダイレクタに対して垂直方向の誘電率となり、液晶の $\Delta \epsilon$ が正の場合には液晶のダイレクタに対して平行方向の誘電率となる。

【0302】

ここで、液晶の $\Delta \epsilon$ が負の場合には電圧を印加していない場合でも、TFT基板(SUB 1)からCF基板(SUB 2)に向かってみた誘電率の値は、液晶のダイレクタに対して垂直方向の誘電率となるが、液晶の $\Delta \epsilon$ が正の場合には、液晶に電圧が印加されていない場合には、TFT基板(SUB 1)からCF基板(SUB 2)に向かってみた誘電率は液晶のダイレクタに対して垂直方向の誘電率となる。そのため、選択除去した窒化シリコン膜の誘電率の値($\epsilon = 6.7$)より是一般に低い値を示す。

【0303】

ただし、電圧を印加した場合には、絶縁膜を選択的に除去した領域の液晶には、TFT基板(SUB 1)に対して垂直方向の電界が発生する。

【0304】

この電界により選択的に除去した領域の液晶のほとんどが、電界に倣って配向状態が変化し、液晶のダイレクタはTFT基板(SUB 1)に対して、垂直となる。このため、液晶に電圧を印加した場合には、TFT基板(SUB 1)からCF基板(SUB 2)に向かってみた誘電率の値は、液晶のダイレクタに対して平行方向の誘電率となる。

【0305】

一般に、液晶の $\Delta \epsilon$ が負の場合の液晶のダイレクタに対して垂直方向の誘電率および液晶の $\Delta \epsilon$ が正の場合の液晶のダイレクタに対して平行方向の誘電率は、窒化シリコン膜の誘電率の値に対して大きいため、実際にはほとんどの場合で駆動電圧の低減が可能である。

【0306】

本実施形態3では、選択除去したTFTの表面保護膜PASとして窒化シリコン膜を適用して説明したが、本実施形態3の効果はこれに限定されるものではなく、例えば、選択除去した絶縁膜に窒化シリコン膜よりもさらに誘電率の小さい

酸化シリコン膜を使用した場合には、その効果がより顕著になる。

【0307】

次に、図28から図36を用いて、実施形態3の第3の応用例を説明する。
具体的には、図22から図25に示した実施形態3において、画素電極PX上を選択的に除去して形成した塗布型絶縁膜OIL1パターンを用いて、下層のTFT表面保護膜PASについても、選択的に一括して除去した構造について説明する。

【0308】

本実施形態3は、配線の寄生容量を低減しつつ、かつ液晶の駆動電圧を低減できる構造である。

【0309】

図28は、図22において、塗布型絶縁膜OIL1、TFT表面保護膜PASを選択的に一括除去した際のA-A'で示した線に沿う断面図であり、図29は、B-B'で示した線に沿う断面図である。

【0310】

本構造とすると、塗布型絶縁膜OIL1パターン加工と、TFT表面保護膜PASおよびゲート絶縁膜GIのスルーホールTH加工を、一括して1回のホトリソグラフィ工程で実行できるため、1回分のホトリソグラフィ工程を省略でき、工程を簡略化できる。その結果、スループットを向上でき、生産コストを低減できる。

【0311】

また、第1の塗布型絶縁膜OIL1パターンに対して、パターンの合わせずれを生じることなく薄膜トランジスタTFTの表面保護膜およびゲート絶縁膜GIを除去できるため、画素電極PX上、スルーホールTH部、端子露出部における選択形成または選択除去パターンを合わせ余裕度の分だけ小さくでき、その分、画素の開口率に寄与する領域を拡大できる。

【0312】

本実施形態3においては、塗布型絶縁膜OIL1およびTFTの表面保護膜PASからなる積層膜を一括で除去するため、生じる積層段差パターンの高さはよ

り大きくなり、段差により生じる副作用も大きくなる方向にある。

【0313】

本実施形態3においても、前記画素電極PXのパターン形状を倣って選択的に除去した塗布型絶縁膜OIL1のパターン幅 W_{IOS3} μ mを、前記画素電極PXパターン幅 W_{PX} μ mよりも狭くしている($W_{IOS3} < W_{PX}$)。

【0314】

これにより、選択して一括除去した塗布型絶縁膜OIL1、TFTの表面保護膜PASからなる積層段差パターンの端部によって生じる段差部分が、画素電極PXパターン内に収まることになるため、前記段差部分における上層配向膜の塗布不良や、液晶の初期配向不良、液晶のスウィッチング異常(ドメイン)などの画質不良を防止できる。

【0315】

また、本方式を実施すると、配線重畳部分に容量低減用の塗布型絶縁膜OIL1を任意に形成した場合においても、従来構造に対して、画素電極PX上の絶縁膜を選択的に除去できるため、液晶の駆動電圧をさらに低減できる。

【0316】

図30は、図28、図29に示した第3の応用例において、絶縁膜OIL1パターン形状を変更した構造の実施形態3における単位画素の平面図である

図31は、図30中のA-A'で示した線に沿う断面図である。

本実施形態3においては、選択除去する塗布型絶縁膜OIL1パターンの開口部を、図22に比べて大きく配置している。

【0317】

これにより、塗布型絶縁膜OIL1パターンの加工不良による、開口不良を低減できる。

【0318】

本実施形態3においても、塗布型絶縁膜OIL1のパターン端部の一方が、共通信号電極パターン内に、もう一方が画素電極PXパターン内に収まるように配置されているため、一括して選択除去した塗布型絶縁膜OIL1とTFTの表面保護膜PASの積層段差部分における上層配向膜の塗布不良や、液晶の初期配向

不良、液晶のスイッチング異常(ドメイン)などの画質不良を防止できる。

【0319】

本実施形態3においては、画素電極PX表面が露出するように、液晶の駆動電圧上昇の要因である画素電極PX上の絶縁膜を一括して除去している。そのため、絶縁膜除去後に形成する共通信号電極CEパターンと画素電極PXパターンとが重畳して短絡することがないように、塗布型絶縁膜OIL1パターンおよび共通信号電極CEパターンを配置する必要がある。

【0320】

また、本実施形態3においては、露出した画素電極PX上で、共通信号電極CEパターンを形成、加工する必要がある。

【0321】

したがって、下層の画素電極PXを構成する導電膜材料に対して、上層の共通信号電極CEを構成する導電膜材料が選択的にエッチングできることが条件となる。

【0322】

例えば、画素電極PXをAlまたはAlの合金膜で、共通信号電極CEを透明導電膜で形成したい場合は、例えば、共通信号電極CEは、Alに対するエッチング速度が小さい蔞酸などの弱酸でエッチングが可能なアモルファスのITOまたは、IZOまたはIGOなどを用いる必要がある。

【0323】

画素電極PX、共通信号電極CEともに透明導電膜で形成したい場合には、例えば、上層の共通信号電極CEは、エッチング速度が小さい蔞酸などの弱酸でエッチングが可能なアモルファスのITOまたは、IZOまたはIGOなどを用い、下層の画素電極PXは、前記アモルファスのITO、IZO、IGOに比べて2桁ほどエッチング速度が小さい多結晶のITO、IZO、IGOなどを用いることで実現できる。

【0324】

なお、共通信号電極CE加工時に画素電極PXが露出しない構造、具体的には先に述べた本発明の実施形態1および実施形態2および実施形態3のうちの一部

の実施形態で述べた構造例などについては、画素電極 P X および共通信号電極 C E を構成する導電膜材料に対する制約は、特にない。

【 0 3 2 5 】

図 3 2 は、図 2 8 から図 3 2 に示した第 3 の応用例に係る、アクティブマトリクス型液晶表示装置の基板端部の断面模式図である。

【 0 3 2 6 】

図 3 3 は、走査信号配線 G L 用端子 G T M 部分の要部平面図 (a) と、 (b) A - A ' で示した線に沿う断面図を、図 3 4 は、映像信号配線 D L 用端子 D T M 部分の要部平面図 (a) と、 (b) A - A ' で示した線に沿う断面図を、それぞれ示す。

【 0 3 2 7 】

図 3 2 から図 3 4 に示した実施形態 3 における平面図および断面図は、選択的に形成または除去した塗布型絶縁膜 O I L 1 の有無以外の構造は、実施形態 1 中の図 1 2 から図 1 4 と同一であるため、説明を省略する。

【 0 3 2 8 】

次に、図 2 8 から図 3 2 に示した第 3 の応用例について、形成方法の具体例を、図 3 5 および図 3 6 を用いて説明する。

【 0 3 2 9 】

図 3 5 は、図 2 8 から図 3 2 に示した第 3 の応用例に係るアクティブマトリクス型液晶表示装置の構造を実現するための、プロセスフローを示す図である。

【 0 3 3 0 】

図 3 6 は、図 3 5 のプロセスフローに則って T F T 基板を作製した際の図 2 2 における A - A ' 、および B - B ' で示した線に沿う断面図である。

【 0 3 3 1 】

第 3 の応用例においては、具体的には (A) ~ (E) の 5 段階のホトリソグラフィ工程を経て T F T 基板 S U B 1 が完成する。

【 0 3 3 2 】

以下、工程順に説明する。

【 0 3 3 3 】

工程 (A)

透明絶縁基板SUB1を用意し、その表面全域に、例えばスパッタリング法によって、Cr膜を100～500nm、好ましくは150～350nm形成する。

次に、ホトリソグラフィ技術を用いて、前記Cr膜を選択エッチングし、画素領域内には走査信号電極GE、走査信号配線GLおよび共通信号配線CLを形成する。

【0334】

また、図16には示していないが、走査信号配線用端子GTMおよび共通信号配線用端子CTM形成領域には、走査信号配線GLおよび共通信号配線CLの延在部をそれぞれ形成する。

【0335】

工程(B)

透明絶縁基板SUB1表面全域に、例えばプラズマCVD法によって、ゲート絶縁膜GIとなる窒化シリコン膜を200～700nm程度、好ましくは300～500nmの膜厚で形成する。

【0336】

さらに、このゲート絶縁膜GIの表面全域に、例えばプラズマCVD法によって、アモルファスシリコン膜を50～300nm、好ましくは100～200nmの膜厚でおよびn型不純物としてリンをドーピングしたアモルファスシリコン膜を10～100nm、好ましくは20～60nmの膜厚で順次積層する。

次に、ホトリソグラフィ技術を用いて、前記アモルファスシリコン膜をエッチングし、画素領域内に薄膜トランジスタTFTの半導体層SIを形成する。

【0337】

工程(C)

透明絶縁基板SUB1の表面全域に、例えばスパッタリング法によって、Cr膜を100～500nm、好ましくは150～350nm形成する。

【0338】

次に、ホトリソグラフィ技術を用いて、前記Cr膜をエッチングし、画素領域内には、薄膜トランジスタTFTのソース電極ドレイン電極となる映像信号電極

S D および映像信号電極 S D をそのまま延在して形成した画素電極 P X および前記映像信号電極 S D の延在部である映像信号配線 D L を形成する。

【 0 3 3 9 】

図 1 6 には示していないが、映像信号配線 D L 用端子 D T M 形成領域には、映像信号配線 D L の延在部を形成する。

【 0 3 4 0 】

その後、C r 膜をエッチングしたパターンをマスクとして、n 型不純物としてリンをドーピングしたアモルファスシリコン膜をエッチングする。

【 0 3 4 1 】

画素電極 P X の一部分は、ゲート絶縁膜 G I を介して、共通信号配線 C L 間で蓄積容量 C s t g を形成する。

【 0 3 4 2 】

工程 (D)

透明絶縁基板 S U B 1 の表面の全域に、例えばプラズマ C V D 法によって、薄膜トランジスタ T F T の表面保護膜 P A S となる窒化シリコン膜を 2 0 0 n m ~ 9 0 0 n m 、好ましくは 3 0 0 ~ 5 0 0 n m の膜厚で形成する。

【 0 3 4 3 】

次いで、透明絶縁基板 S U B 1 の表面の全域に、例えばスピコート法によって、ポリイミド系、アクリル系ポリマ、エポキシ系ポリマ、ベンジシクロブテン系ポリマなどの種々の有機系の樹脂または有機溶媒に可溶な S i を含む無機ポリマ、例えば、S O G 膜などの絶縁膜からなる塗布型絶縁膜 O I L 1 を、0.5 ~ 4 μ m 、好ましくは 0.5 ~ 1.5 μ m の膜厚で塗布する。

【 0 3 4 4 】

次に、ホトリソグラフィ技術を用いて、塗布型絶縁膜 O I L 1 パターンを選択的に形成する。

【 0 3 4 5 】

選択形成する領域は、画素領域内では、画素電極 P X 上および工程 (E) で形成する透明導電膜からなる共通信号電極 C E と共通信号配線 C L とを電氣的に接続するために形成するスルーホール T H 部分、走査信号配線用端子 G T M 形成領域

には、走査信号配線GLの延在部を露出させるためのスルーホールTH部分、共通信号配線用端子GTM形成領域には、共通信号配線CLの延在部を露出させるためのスルーホールTH部分、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出させるためのスルーホールTH部分を除くほぼ基板全面とする。

【0346】

次いで、前記選択形成した塗布型絶縁膜OIL1パターンをマスクに、TFTの表面保護膜PASおよび表面保護膜PASの下層に位置するゲート絶縁膜GIを一括でエッチングして、画素領域内に、画素電極PX表面を露出するためのスルーホールTHおよび共通信号配線CLの一部を露出するためのスルーホールTHを形成する。

【0347】

これとともに、走査信号配線用端子GTM形成領域には、走査信号配線GLの延在部を露出させるためのスルーホールTHを、共通信号配線用端子GTM形成領域には、共通信号配線CLの延在部を露出させるためのスルーホールTHを、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出するためのスルーホールTHを、それぞれ形成する。

【0348】

工程(E)

透明絶縁基板SUB1の表面全域に、例えばスパッタリング法によって、透明導電膜であるITO膜を50～300nm、好ましくは70～200nm形成する。

【0349】

次に、ホトリソグラフィ技術を用いて、ITO膜をエッチングし、画素領域内には、スルーホールTHを介して、共通信号配線CLと接続された共通信号電極CEを形成する。

【0350】

共通信号電極CEの一部分は、選択形成された層間絶縁膜である塗布型絶縁膜OIL1を介して、映像信号配線DLおよび走査信号配線GLと重畳するように

配置される。

【0351】

図16には示していないが、走査信号配線用端子GTM形成領域および共通信号配線用端子CTM形成領域には、走査信号配線用端子GTM用および共通信号配線用端子CTM用のパッド電極TC1をそれぞれ形成する。

【0352】

映像信号配線用端子DTM形成領域には、映像信号配線用端子DTM用のパッド電極TC2を形成する。

【0353】

本実施形態3において、上層の共通信号電極CEを構成するITO膜は、下層の画素電極PXを構成するCr膜に対して選択的にエッチング加工できるため、選択エッチングの制約条件は達成している。

【0354】

以上に示した工程により、TFT基板側が完成する。

【0355】

本実施形態3において、塗布型絶縁膜OIL1として、フォトリメージ形成型の絶縁膜を使用しているが、もちろん、工程(D)で作製した塗布型絶縁膜OIL1パターンをマスクとして用いずに、レジストを用いたホトリソグラフィ工程により、塗布型絶縁膜OIL1、TFTの表面保護膜PASおよび表面保護膜PASの下層に位置するゲート絶縁膜GIからなる3層の積層膜を一括エッチングにより、選択的に除去、形成してもよい。

【0356】

例えば、塗布型絶縁膜OIL1として熱硬化型の絶縁膜を用いて、酸素を反応ガスに用いたドライエッチング法によりエッチングしてもよい。

【0357】

この場合、ホトリソグラフィ工程で用いるレジストの膜厚は、塗布型絶縁膜OIL1および前記塗布型絶縁膜OIL1に次いで、TFTの表面保護膜PASおよび表面保護膜PASの下層に位置するゲート絶縁膜GIを一括でドライエッチングする際の膜減り分を考慮して厚膜化する必要がある。

【0358】

【実施形態4】

次に、図37、図38を参照して、本発明による液晶表示装置の実施形態4を説明する。

【0359】

図37および図38において、前述の実施形態1と同一の構成要素については同一の符号を付して重複する説明を省略する。

【0360】

実施形態4は、実施形態3において、露出した画素電極PX、共通信号電極CE表面を覆うように絶縁膜OIL2を形成した構造である。

絶縁膜OIL2は、プロセスの歩留り向上を目的として新たに追加した第2の塗布型絶縁膜である。

【0361】

図37は、図28および図29に示した実施形態3において、画素電極上の絶縁膜OIL1、TFTの表面保護膜PASを選択的に除去した後、露出した画素電極PX、共通信号電極CE表面を覆うように絶縁膜OIL2を形成した実施形態4におけるA-A'で示した線に沿う断面図である。

【0362】

絶縁膜OIL2の表面被覆により、画素電極PX、共通信号電極CEを構成する導電膜材料の一部が液晶内部に流出して、液晶の比抵抗が低下するなどの液晶の電気-光学特性に影響を与えることによって生じる液晶表示装置の画質低下を防止できる。

【0363】

また、共通信号電極CEのパターン端部および選択除去した塗布型絶縁膜OIL1およびTFT表面保護膜PASの積層パターン端部によって生じる段差部分を、絶縁膜OIL2が付着して被覆すると、前記段差部分における上層配向膜の塗布不良や、液晶の初期配向不良、液晶のスウィッチング異常(ドメイン)などの画質不良を防止できる。

【0364】

しかし、共通信号電極CE上および画素電極PX上に存在する絶縁膜は、前述したように液晶の駆動電圧を上昇する要因となるため、駆動電圧の上昇分として許容範囲内に収まるように、絶縁膜OIL2の種類(誘電率)および膜厚を設定する必要がある。

【0365】

また、画素電極PX、共通信号電極CEの露出による、電極表面の電界集中を緩和できるため、液晶LCおよび配向膜ORI1に局部的に強電界が印可されることによる残像の発生を防止できる。

【0366】

第2の塗布型絶縁膜OIL2としては、例えばスピコート法によって、ポリイミド系、アクリル系ポリマ、エポキシ系ポリマ、ベンジシクロブテン系ポリマなどの種々の有機系の樹脂または有機溶媒に可溶なSiを含む無機ポリマ、例えば、SOG膜などの塗布型絶縁膜を形成する。膜厚は、 $0.1 \sim 0.5 \mu\text{m}$ の範囲が望ましい。

【0367】

なお、第2の塗布型絶縁膜OIL2の形成に際しては、走査信号配線用端子GTM形成領域には、走査信号配線GLの延在部を露出させるためのスルーホールTH、共通信号配線用端子GTM形成領域には、共通信号配線CLの延在部を露出させるためのスルーホールTH、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出させるためのスルーホールTHを形成しておく必要がある。

【0368】

図38は、図37に示した実施形態4において、画素電極PX表面のみを覆うように絶縁膜OIL2を形成し、共通信号電極CEについては露出させた構造の実施形態4におけるA-A'で示した線に沿う断面図である。

【0369】

本実施形態4において、第2の塗布型絶縁膜OIL2は、画素電極PX上の塗布型絶縁膜OIL1およびTFTの表面保護膜PASを一括除去して、画素電極PX表面を露出した後に、露出した画素電極PX表面のみならず、基板のほぼ全

面を被覆、保護するように形成されている。

【0370】

したがって、この後の工程で、画素電極P X上で共通信号電極C Eを加工する際に、下層の画素電極P Xのみならず、さらにはより下層に存在する電極、配線が、T F Tの表面保護膜P A S、ゲート絶縁膜G Iに存在するクラックやピンホールまたは段差乗り越え部の付着不良などの不良部分を介して溶解、断線するのを防止できる。

【0371】

これにより、露出した画素電極P X上で、共通信号電極C Eパターンを形成、加工する必要が無くなるため、下層の画素電極P Xを構成する導電膜材料に対して、上層の共通信号電極C Eを構成する導電膜材料が選択的にエッチングできること、という制約を受けることなく、画素電極P Xおよび共通信号電極C Eを構成する導電膜材料を、独立して任意に選択できる。

【0372】

また、図37に示した実施形態4の構造とは異なり、第2の塗布型絶縁膜O I L 2は画素電極P X上のみに存在し、共通信号電極C E上には存在しない。

【0373】

したがって、図37に示した実施形態4に比べて、共通信号電極C E上に存在する第2の塗布型絶縁膜O I L 2の分だけ、液晶の駆動電圧上昇という副作用を低減できる。

【0374】

ただし、共通信号電極C E上については、表面被覆、保護効果は得られない。

【0375】

本実施形態4は、共通信号電極C E加工時の画素電極P Xおよび下層に存在する配線、電極の保護のために、新たに第2の塗布型絶縁膜O I L 2を追加した構造となっているが、塗布型絶縁膜をO I L 1一層のみとし、O I L 1に本実施形態で示したO I L 2の効果を付与しても同様の効果が得られる。

【0376】

その際には、図26に前述した実施形態3中の第1の応用例の構造のように、

○ I L 1 は、選択的に形成する領域以外の絶縁膜を全て除去するのではなく、その領域に薄膜を残すような構造となる。

【 0 3 7 7 】

なお、第 2 の塗布型絶縁膜 ○ I L 2 の形成に際しては、共通信号電極 C E と共通信号配線 C L とを電氣的に接続するために形成するスルーホール T H、走査信号配線用端子 G T M 形成領域には、走査信号配線 G L の延在部を露出させるためのスルーホール T H、共通信号配線用端子 G T M 形成領域には、共通信号配線 C L の延在部を露出させるためのスルーホール T H、映像信号配線用端子 D T M 形成領域には、映像信号配線 D L の延在部を露出させるためのスルーホール T H を形成しておく必要がある。

【 0 3 7 8 】

【実施形態 5】

次に、図 3 9 を参照して、本発明による液晶表示装置の実施形態 5 を説明する。図 3 9 は、本発明の実施形態 5 における A - A ' で示した線に沿う断面図である。

【 0 3 7 9 】

図 3 9 において、前述の実施形態 3 と同一の構成要素については同一の符号を伏して重複する説明を省略する。

【 0 3 8 0 】

実施形態 5 では、図 2 8 および図 2 9 に示した実施形態 3 において、実施形態 3 で示したプロセスフローの後に、画素電極上の塗布型絶縁膜 ○ I L 1、T F T の表面保護膜 P A S を選択的に除去して生じた段差部分を埋め込み、平坦化するように、絶縁膜 ○ I L 3 を形成している。

【 0 3 8 1 】

○ I L 3 は、駆動電圧低減のために新たに挿入された絶縁膜であり、この絶縁膜 ○ I L 3 は、その誘電率が、同じ領域で選択的に除去した絶縁膜の誘電率よりも高いことを特徴とする。

【 0 3 8 2 】

本実施形態 5 によれば、画素電極上の塗布型絶縁膜 ○ I L 1 および T F T の表

面保護膜PASを選択的に除去した領域に、誘電率の高い絶縁膜を新しく形成すると、液晶の誘電率に左右されずに駆動電圧を低減できる。この場合、絶縁膜OIL3の誘電率が高いほど、駆動電圧低減の効果は大きくなる。

【0383】

また、本実施形態5によれば、塗布型絶縁膜OIL1およびTFTの表面保護膜PASを選択的に除去した段差領域に絶縁膜OIL3を配置することで、TFT基板(SUB1)とCF基板(SUB2)とに挟持された液晶LCの段差によるギャップの差をほぼ0にでき、ギャップばらつきによる表示不良を引き起こすことなく、良好な表示を実現できる。

【0384】

なお、第3の塗布型絶縁膜OIL3の形成に際しても、走査信号配線用端子GTM形成領域には、走査信号配線GLの延在部を露出させるためのスルーホールTH、共通信号配線用端子GTM形成領域には、共通信号配線CLの延在部を露出させるためのスルーホールTH、映像信号配線用端子DTM形成領域には、映像信号配線DLの延在部を露出させるためのスルーホールTHを形成しておく必要がある。

【0385】

【実施形態6】

次に、図40、図41を参照して、本発明による液晶表示装置の実施形態6を説明する。

【0386】

実施形態6は、下層のTFT表面保護膜PASを省略して、画素電極PX上を選択的に除去して形成した絶縁膜OIL1で、TFT表面保護膜を兼用した構造である。

【0387】

図40に、図22に示した実施形態3において、塗布型絶縁膜OIL1でTFT表面保護膜PASを兼用した構造におけるA-A'で示した線に沿う断面図を、図41に、B-B'で示した線に沿う断面図をそれぞれ示す。

通常、TFT表面保護膜PASには、プラズマCVD法などの真空プロセスで形

成した窒化シリコン膜などの無機絶縁膜が用いられ、その加工にも真空プロセスであるドライエッチング法が用いられる。

【 0 3 8 8 】

プラズマCVD法などの堆積型の膜形成では、膜厚が厚くなるにつれて膜形成に時間を要することになり、スループットが低下するという問題がある。

【 0 3 8 9 】

これに対して、塗布型の有機絶縁膜をTFTの表面保護膜PASとして使用した場合、例えば塗布型絶縁膜OIL1の形成にはスピncコート法などが用いられる。スピncコート法では、塗布材料の粘度を調整して膜厚の制御をするため、堆積型のCVD法と異なり、厚膜化が容易である。

【 0 3 9 0 】

真空プロセスを用いない分、製膜設備も安価である。
加えて、フォトリソ形成型の塗布型絶縁膜を用いると、ドライエッチング工程を新たに設ける必要も無くなり、配線の重畳部分への塗布型絶縁膜OIL1の選択形成、画素電極PX上での選択除去を容易に実行できる。

【 0 3 9 1 】

すなわち、塗布型絶縁膜OIL1でTFTの表面保護膜PASを兼用すると、TFT表面保護膜PASの形成、加工のための工程を省略できるため、スループットを向上でき、生産コストを大幅に削減できる。

【 0 3 9 2 】

また、塗布型絶縁膜OIL1を形成すると、TFTの表面保護膜PASで問題となるピンホールやクラック、下層段差乗り越え部の付着不良部を埋め込み、被覆効果により補修できるため、より下層に存在する各種電極、配線の腐食、溶解、断線を大きく低減でき、歩留りを大幅に向上できる。

【 0 3 9 3 】

また、配線重畳部分の層間の絶縁不良による短絡不良についても低減できる。重畳部分における配線の寄生容量の低減および液晶の駆動電圧の低減が両立できる。

【 0 3 9 4 】

ただし、本実施形態6では、TFTのチャネル半導体層であるアモルファスシリコン膜SIのバックチャネル部分が、塗布型絶縁膜OIL1と直接接触する構造となる。

【0395】

したがって、アモルファスシリコン膜SIや塗布型絶縁膜OIL1の膜質や材料特性によっては、例えば、接触界面に固定電荷が発生し、バックチャネル部分におけるリーク電流が増大するなど、TFT特性が影響を受けることが懸念される。その場合は、バックチャネル部分を保護するための処理工程が新たに必要となる。

【0396】

本実施形態6では、塗布型絶縁膜OIL1を形成する前に、基板全面を酸素プラズマ中に曝す酸素プラズマ処理により、アモルファスシリコン膜SIのバックチャネル部分の極表面を酸化させて保護する処理を施した。

【0397】

以上の実施形態6においては、映像信号配線DLおよび走査信号配線GL上に重畳して形成した共通信号電極CEの自己遮光膜としての機能を利用して、CF基板(SUB2)上のy方向およびx方向に延在するブラックマトリクスBMを省略する構造について説明したが、反射防止膜としての用途で、CF基板(SUB2)上のブラックマトリクスBMを残しておいてもよい。

【0398】

以上の実施形態では、例えば走査信号配線GLをx方向に延在してy方向に並設して、映像信号配線DLをy方向に延在してx方向に並設して形成したが、走査信号配線GLと映像信号配線DLの位置関係を入れ替えて構成してもよい。

【0399】

また、以上の実施形態6では、層間絶縁膜となるゲート絶縁膜GIを介して、走査信号配線GLを下層に、映像信号配線DLを上層に配置しているが、走査信号配線GLと映像信号配線DLとの層順序に関係する位置関係を入れ替えて構成してもよい。

【0400】

なお、この配線の層順序は、後述する T F T の構造とも関係している。

また、以上の実施形態 6 においては、画素電極 P X および共通信号電極 C L については、映像信号配線 D L と同一方向に延在、併設して形成したが、走査信号配線 G L と同一方向に延在、併設して形成してもよい。

【 0 4 0 1 】

図 8 に示した共通信号電極 C E および画素電極 P X に屈曲部を設けた構造は、実施形態 1 の構造を変化させた構造として示したが、これに限定されるものではなく、その他の実施形態に適用すると、それぞれに示した効果に、マルチドメインの効果が付与される。

【 0 4 0 2 】

以上の実施形態においては、共通信号配線 C L として、走査信号電極 G E 、走査信号配線 G L と同層に、同一材料、同一工程で形成したメタル配線を用いた例を説明したが、映像信号電極 S D 、映像信号配線 D L と同層に、同一材料、同一工程で形成してもよい。

【 0 4 0 3 】

また、共通信号電極 C E を構成する電極材料をそのまま延在して共通信号配線 C L としてもよいことは、実施形態に示した通りである。

【 0 4 0 4 】

画素電極 P X についても、映像信号電極 S D を構成する電極材料をそのまま延在して形成してもよいことも、実施形態に示した通りである。

【 0 4 0 5 】

走査信号電極 G E 、走査信号配線 G L および映像信号電極 S D 、映像信号配線 D L および共通信号配線 C L 、画素電極 P X を構成するメタル膜は、一例として C r を使用しているが、例えば、スパッタリングまたは蒸着法などで形成された C r , M o , T a , T i , N b , W などの高融点金属、これらの合金または金属シリサイドまたは低抵抗配線材料である A l , A l 合金またはこれらの材料からなる積層膜で構成されてもよい。

【 0 4 0 6 】

また、画素電極、共通信号電極 C E 、共通信号配線 C L については、透明導電

膜で構成してもよいことは、実施形態で示した通りである。

【0407】

以上の実施形態においては、透明導電膜として酸化インジウムスズ(ITO: Indium Tin Oxide)を使用して説明したが、透明導電膜であれば同様の効果は得られるため、例えば、酸化インジウム亜鉛(IZO: Indium Zinc Oxide)、酸化インジウムゲルマニウム(IGO: Indium Germanium Oxide)などの酸化インジウム系の他の透明導電膜でもよい。

【0408】

半導体、不純物をドーブしたシリコン膜からなる電極NSIを構成するシリコン膜としては、アモルファスシリコン膜を使用しているが、例えば、アモルファスシリコン膜を熱処理またはレーザアニール処理して結晶化した多結晶シリコン膜を用いてもよい。

【0409】

ゲート絶縁膜GI、保護絶縁膜は、例えばプラズマCVDまたはスパッタリング法などで形成された窒化シリコン膜を使用しているが、例えば、酸化シリコン膜などの絶縁膜で構成してもよい。

【0410】

ゲート絶縁膜GIについては、走査信号電極GE、走査信号配線GLを構成するメタルの一部表面を酸化して得られた絶縁膜を用いてもよい。

【0411】

以上の実施形態においては、配線重畳部分の層間絶縁膜の構造として、薄膜トランジスタTFTの表面保護膜PASが含まれた構造を一例として説明したが、ゲート絶縁膜GI、薄膜トランジスタTFTの表面保護膜PASの積層膜が含まれる場合、ゲート絶縁膜GI、薄膜トランジスタTFTの表面保護膜PASのいずれかが存在しない場合またはいずれも存在しない場合でもよい。

【0412】

以上の実施形態においては、本発明の構造を、逆スタガ型のTFTをスイッチング素子に用いた液晶表示装置に適用した例を説明したが、本発明はこれのみに限定されるものではなく、例えば正スタガ型のTFT、またはコブレナ型のTF

Tなど、異なる構造のTFTを用いた場合も適用可能である。

【0413】

【実施形態7】

次に、図42、図43を参照して、本発明による液晶表示装置の実施形態1を説明する。

【0414】

図42および図43は、本発明の実施形態7を示すアクティブマトリクス型液晶表示装置の実施形態であり、具体的には、図28および図29に示した実施形態3において、画素のスイッチング素子に正スタガ型のTFTを適用した構造を示す。

【0415】

図42は、A-A'で示した線に沿う断面図を、図43は、B-B'で示した線に沿う断面図をそれぞれ示す。

【0416】

通常の正スタガ型のTFT構造の場合、上記した一連の実施形態で述べた逆スタガ型のTFT構造とは、ゲート絶縁膜GIを介した走査信号配線GLおよび映像信号配線DLの層順序が逆転した構造となる。

【0417】

したがって、映像信号電極SDの一方を延在して画素電極PXを形成した場合、画素電極PXは最下層に配置されることになる。

【0418】

映像信号配線DLと共通信号電極CEとの重畳部分における層間絶縁膜の構造は、ゲート絶縁膜GI、TFTの表面保護膜PAS、第1の塗布型絶縁膜OIL1の3層の積層絶縁膜構造となる。

【0419】

一方、画素電極PX上に存在する絶縁膜を一括して除去する場合には、画素電極PX上を選択的に除去した絶縁膜OIL1パターンを用いて、下層のTFT表面保護膜PASのみならずゲート絶縁膜GIについても選択的に一括して除去する構造となる。

【0420】

正スタガ型のTFT構造を適用した本実施形態7においても、配線の寄生容量低減効果、液晶の駆動電圧低減効果については同様である。

【0421】

本発明は、以上の実施形態の構造に限定されるものではなく、配線重畳部分の寄生容量低減と、液晶の駆動電圧低減を目的に、配線の重畳部分と、画素電極上とで、絶縁膜層の層数、層を構成する材料の膜厚または層を構成する材料の誘電率のうち少なくとも一つが異なる構造とした場合であれば、全て該当する。

【0422】

【発明の効果】

本発明によれば、映像信号配線または走査信号配線のうち少なくとも一方の信号配線上に、電界をシールドするための基準電極となる共通信号電極を、層間絶縁膜を介して重ね合わせる構造の横電界方式の液晶表示装置において、配線重畳部分に寄生容量低減用の層間絶縁膜を新たに一層追加し、画素電極上に選択的に形成する構造をとると、液晶の駆動電圧上昇を招くことなく、配線重畳部分での寄生容量を低減でき、かつ、配線間の短絡防止が可能となる。

【0423】

また、従来構造で配置されていた画素電極上の層間絶縁膜を、配線重畳部分に対して選択的に除去する構造をとると、画素電極と共通信号電極間で液晶と直列に接続される容量が増大、効率良く液晶に電圧を印可できるようになるため、駆動電圧の低減が可能となる。

【0424】

さらに、2つの効果を組み合わせた構造とすると、配線の寄生容量低減と液晶の駆動電圧低減の両方を実現できる。

【0425】

これにより、高透過率で高性能な液晶表示装置を、歩留り良く製造することが可能となる。

【図面の簡単な説明】

【図1】

配線重畳部分の層間絶縁膜構造に対して新たに容量低減用絶縁膜を一層追加した際の容量低減効果を示す図である。

【図 2】

画素電極上に配置される絶縁膜構造を変更した際の液晶の駆動電圧低減の効果を示す図である。

【図 3】

本発明によるアクティブマトリクス型液晶表示装置の実施形態 1、すなわち、映像信号配線 DL と共通信号電極 CE とを選択的に形成した層間絶縁膜 OIL1 を介して重畳した構造における TFT 基板側の単位画素の平面図である。

【図 4】

図 3 の A-A' 線に沿う TFT 基板の断面図である。

【図 5】

図 3 の B-B' 線に沿う TFT 基板の断面図である。

【図 6】

実施形態 1 において共通信号電極 CE のパターン形状を変更した構造の実施形態の A-A' 線に沿う断面図である。

【図 7】

図 3 中の A-A' 線に沿う TFT 基板とカラーフィルタ基板とを含む断面図である。

【図 8】

実施形態 1 においてマルチドメイン方式を適用した実施形態における単位画素の平面図である。

【図 9】

実施形態 1 において共通信号配線 CL の配置を変更した実施形態における単位画素の平面図である。

【図 10】

実施形態 1 において画素電極 PX を透明導電膜で形成した実施形態における単位画素の平面図である。

【図 11】

実施形態 1 のアクティブマトリクス型液晶表示装置の電気回路を示す概略図である。

【図 1 2】

実施形態 1 のアクティブマトリクス型液晶表示装置の基板端部の断面模式図である。

【図 1 3】

実施形態 1 のアクティブマトリクス型液晶表示装置の走査信号配線 GL 用端子 GTM 部分の要部平面図 (a) と、(b) A - A' 線に沿う断面図である。

【図 1 4】

実施形態 1 のアクティブマトリクス型液晶表示装置の映像信号配線 DL 用端子 DTM 部分の要部平面図 (a) と、(b) A - A' 線に沿う断面図である。

【図 1 5】

実施形態 1 のアクティブマトリクス型液晶表示装置の構造を実現するためのプロセスフローを示す図である。

【図 1 6】

図 1 5 のプロセスフローに則って TFT 基板を作製した際の図 3 における A - A' および B - B' 線に沿う断面図である。

【図 1 7】

本発明によるアクティブマトリクス型液晶表示装置の実施形態 2、すなわち、映像信号配線 DL のみならず、走査信号配線 GL についても共通信号電極 CE と重畳した構造における単位画素の平面図である。

【図 1 8】

図 1 7 の B - B' 線に沿う断面図である。

【図 1 9】

実施形態 2 において共通信号電極 CE のパターン形状を変更した実施形態における B - B' 線に沿う断面図である。

【図 2 0】

実施形態 2 において共通信号配線 CL を、共通信号電極 CE と同層に共通信号電極 CE を延在して形成した実施形態における単位画素の平面図である。

【図 2 1】

図 2 0 中の B - B' 線に沿う断面図である。

【図 2 2】

本発明によるアクティブマトリクス型液晶表示装置の実施形態 3、すなわち、画素電極 P X 上の絶縁膜を選択的に除去した構造における単位画素の平面図である。

【図 2 3】

図 2 2 の A - A' 線に沿う断面図である。

【図 2 4】

図 2 2 の B - B' 線に沿う断面図である。

【図 2 5】

図 2 2 から図 2 4 に示した実施形態 3 において、画素電極 P X 上を選択的に除去した絶縁膜 O I L 1 パターン形状を変更した構造の実施形態における A - A' 線に沿う断面図である。

【図 2 6】

実施形態 3 の第 1 の応用例において、画素電極 P X 上の絶縁膜 O I L 1 を選択的に薄膜化した構造の実施形態における A - A' 線に沿う断面図である。

【図 2 7】

実施形態 3 の第 2 の応用例において、画素電極 P X 上の絶縁膜である T F T の表面保護膜 P A S そのものを選択的に除去した構造の実施形態における A - A' 線に沿う断面図である。

【図 2 8】

実施形態 3 の第 3 の応用例において、画素電極 P X 上を選択的に除去した絶縁膜 O I L 1 パターンを用いて、下層の T F T 表面保護膜 P A S についても選択的に一括して除去した実施形態における A - A' 線に沿う断面図である。

【図 2 9】

図 2 8 に示した実施形態における B - B' 線に沿う断面図である。

【図 3 0】

図 2 8、図 2 9 に示した第 3 の応用例において絶縁膜 O I L 1 パターン形状を

変更した構造の実施形態における単位画素の平面図である。

【図 3 1】

図 3 0 中の A - A' 線に沿う断面図である。

【図 3 2】

本発明の実施形態 3 の第 3 の応用例に係るアクティブマトリクス型液晶表示装置の基板端部の断面模式図である。

【図 3 3】

本発明の実施形態 3 の第 3 の応用例に係るアクティブマトリクス型液晶表示装置の走査信号配線 G L 用端子 G T M 部分の要部平面図 (a) と、(b) A - A' 線に沿う断面図である。

【図 3 4】

本発明の実施形態 3 の第 3 の応用例に係るアクティブマトリクス型液晶表示装置の映像信号配線 D L 用端子 D T M 部分の要部平面図 (a) と、(b) A - A' 線に沿う断面図である。

【図 3 5】

本発明の実施形態 3 の第 3 の応用例に係るアクティブマトリクス型液晶表示装置の構造を実現するためのプロセスフローを示す図である。

【図 3 6】

図 3 5 のプロセスフローに則って T F T 基板を作製した際の図 2 2 における A - A' 、および B - B' 線に沿う断面図である。

【図 3 7】

図 2 8 および図 2 9 に示した実施形態 3 において、画素電極上の絶縁膜 O I L 1 , T F T の表面保護膜 P A S を選択的に除去した後、露出した画素電極 P X 、共通信号電極 C E 表面を覆うように絶縁膜 O I L 2 を形成した、本発明の実施形態 4 における A - A' 線に沿う断面図である。

【図 3 8】

図 3 7 に示した実施形態 4 において、画素電極 P X 表面のみを覆うように絶縁膜 O I L 2 を形成し、共通信号電極 C E については露出させた構造の実施形態における A - A' 線に沿う断面図である。

【図39】

図28および図29に示した実施形態3において、画素電極上の絶縁膜OIL1, TFTの表面保護膜PASを選択的に除去して生じた段差部分を埋め込み、平坦化するように、絶縁膜OIL3を形成した、本発明の実施形態5におけるA-A'線に沿う断面図である。

【図40】

実施形態3において、下層のTFT表面保護膜PASを省略して、画素電極PX上を選択的に除去して形成した絶縁膜OIL1で、TFT表面保護膜を兼用した、本発明の実施形態6におけるA-A'線に沿う断面図である。

【図41】

図40に示した実施形態6におけるB-B'線に沿う断面図である。

【図42】

実施形態3において、画素のスイッチング素子に正スタガ型のTFTを適用した本発明の実施形態7、すなわち、画素電極PX上を選択的に除去した絶縁膜OIL1パターンを用いて下層のTFT表面保護膜PASおよびゲート絶縁膜GIについても選択的に一括して除去した構造におけるA-A'線に沿う断面図である。

【図43】

図42に示した実施形態7におけるB-B'線に沿う断面図である。

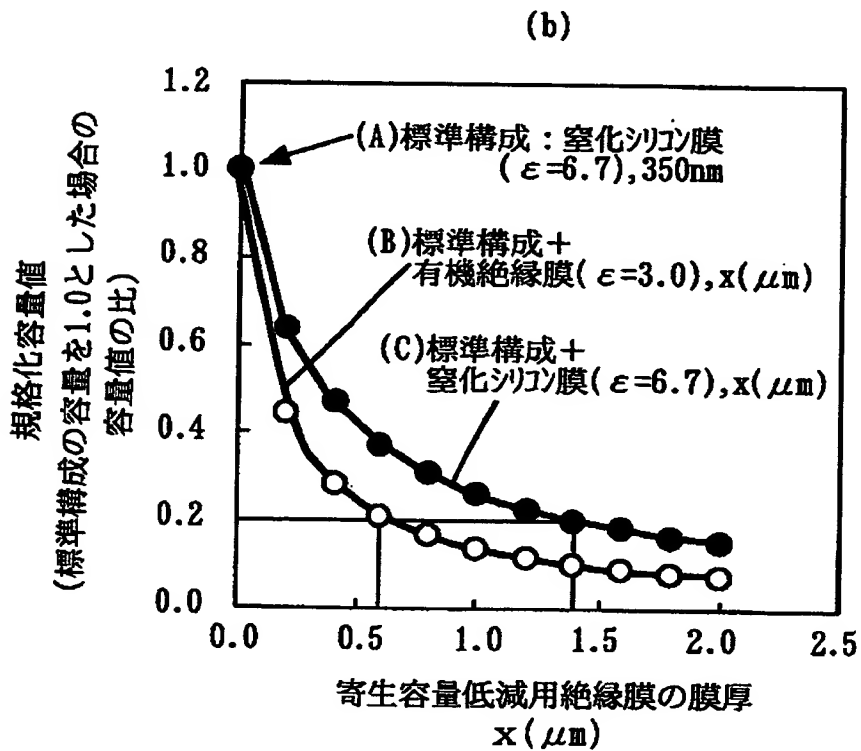
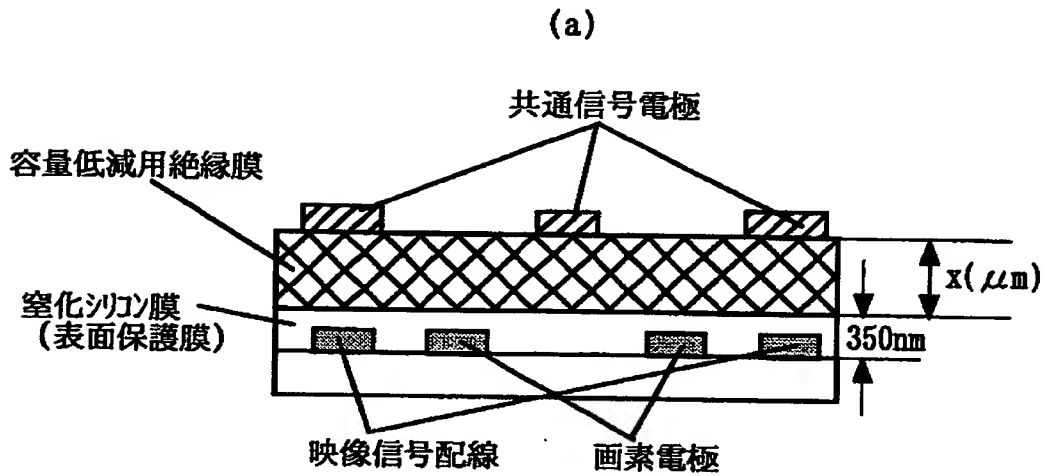
【符号の説明】

- BM 遮光パターン／ブラックマトリクス
- CB 共通信号配線CLのバス配線
- CE 共通信号電極
- CF カラーフィルタ
- CL 共通信号配線
- Cstg 液晶の電圧保持特性を保證する蓄積容量
- CTM 共通信号配線CL用端子
- DL 映像信号配線
- DTM 映像信号配線DL用端子

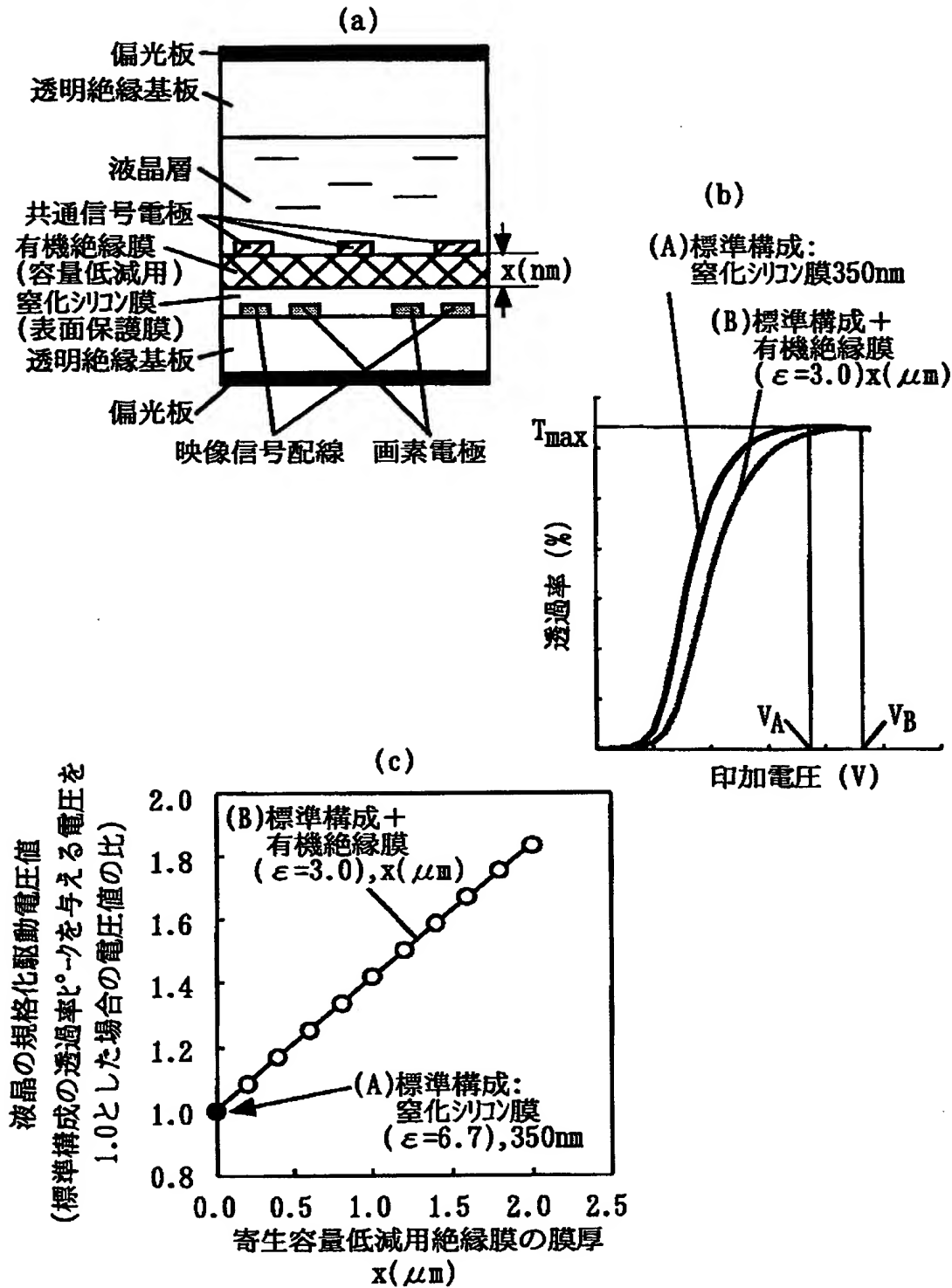
GE 走査信号電極
 GI 薄膜トランジスタTFTのゲート絶縁膜
 GL 走査信号配線
 GTM 走査信号配線GL用端子
 LC 液晶層
 NSI 不純物をドーブしたシリコン膜からなる電極
 OIL1 容量低減のため選択的に形成する第1の塗布型絶縁膜
 OIL2 歩留り向上のための第2の塗布型絶縁膜
 OIL3 駆動電圧低減を目的とした絶縁膜
 ORI1 配向膜
 ORI2 配向膜
 PAS 前記薄膜トランジスタTFTの表面保護膜
 POL1 偏光板
 POL2 偏光板
 PX 画素電極
 SD 薄膜トランジスタTFTのソース電極ドレイン電極となる映像信号電極
 SI 半導体層
 SL シール材
 SUB1 TFTが配置される側の透明絶縁基板
 SUB2 カラーフィルタCF側の透明絶縁基板
 TC1 走査信号配線GL用端子GTMのパッド電極
 TC2 映像信号配線DL用端子DTMのパッド電極
 TFT 画素のスイッチング素子である薄膜トランジスタ
 TH 絶縁膜に開口したスルーホール

【書類名】 図面

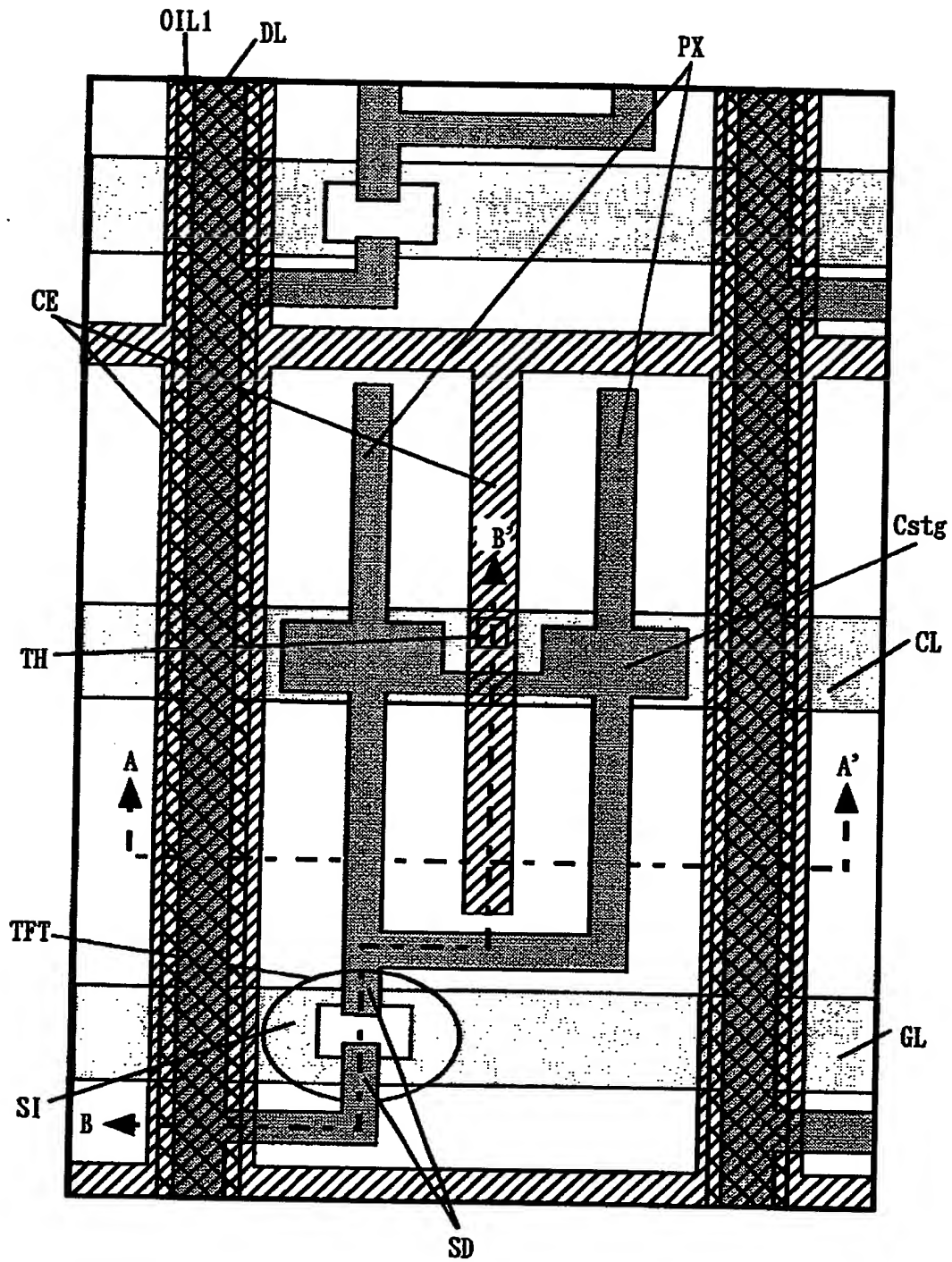
【図 1】



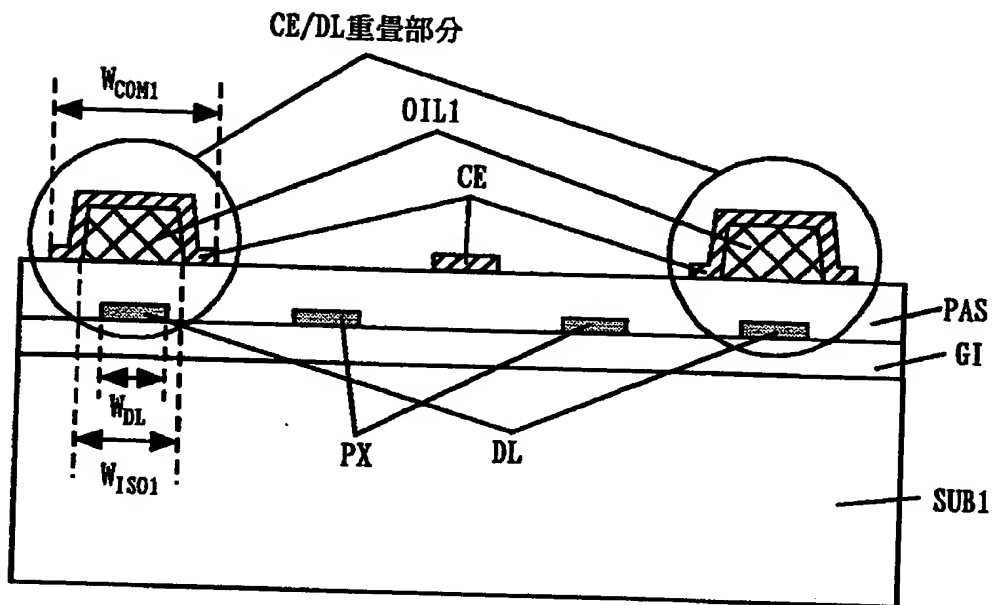
【図 2】



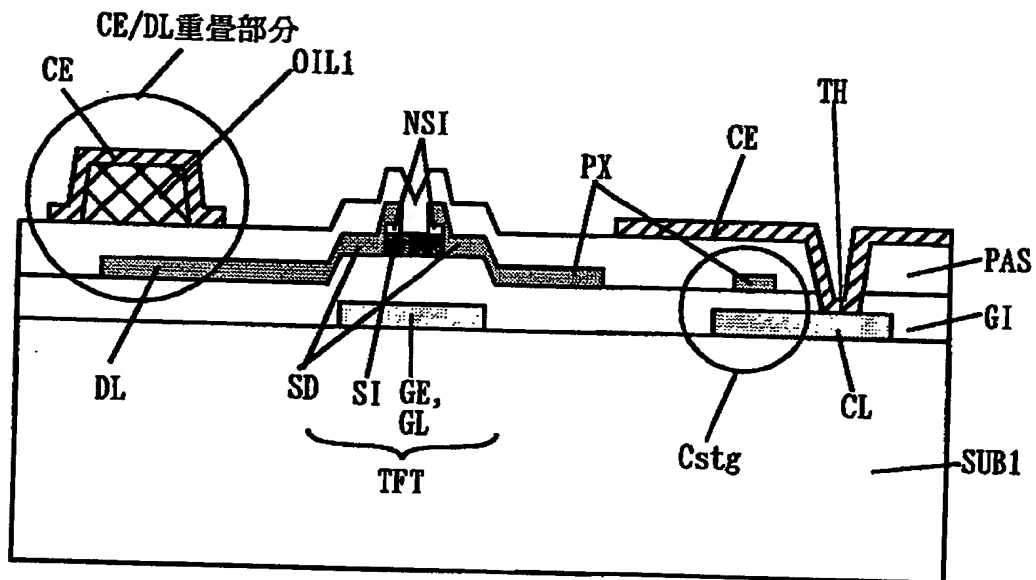
【図 3】



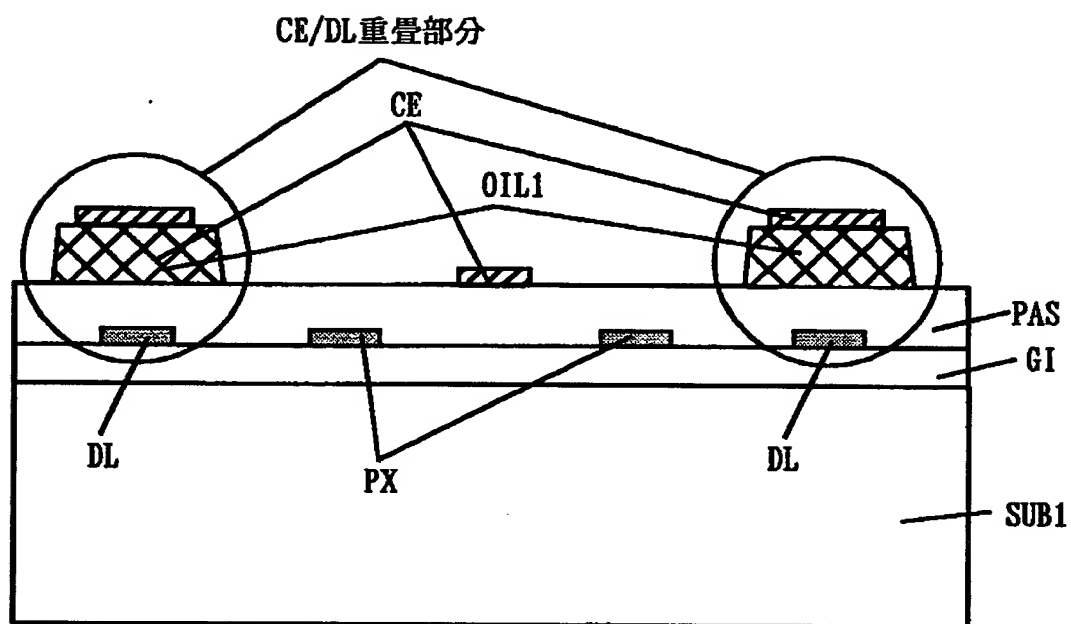
【図4】



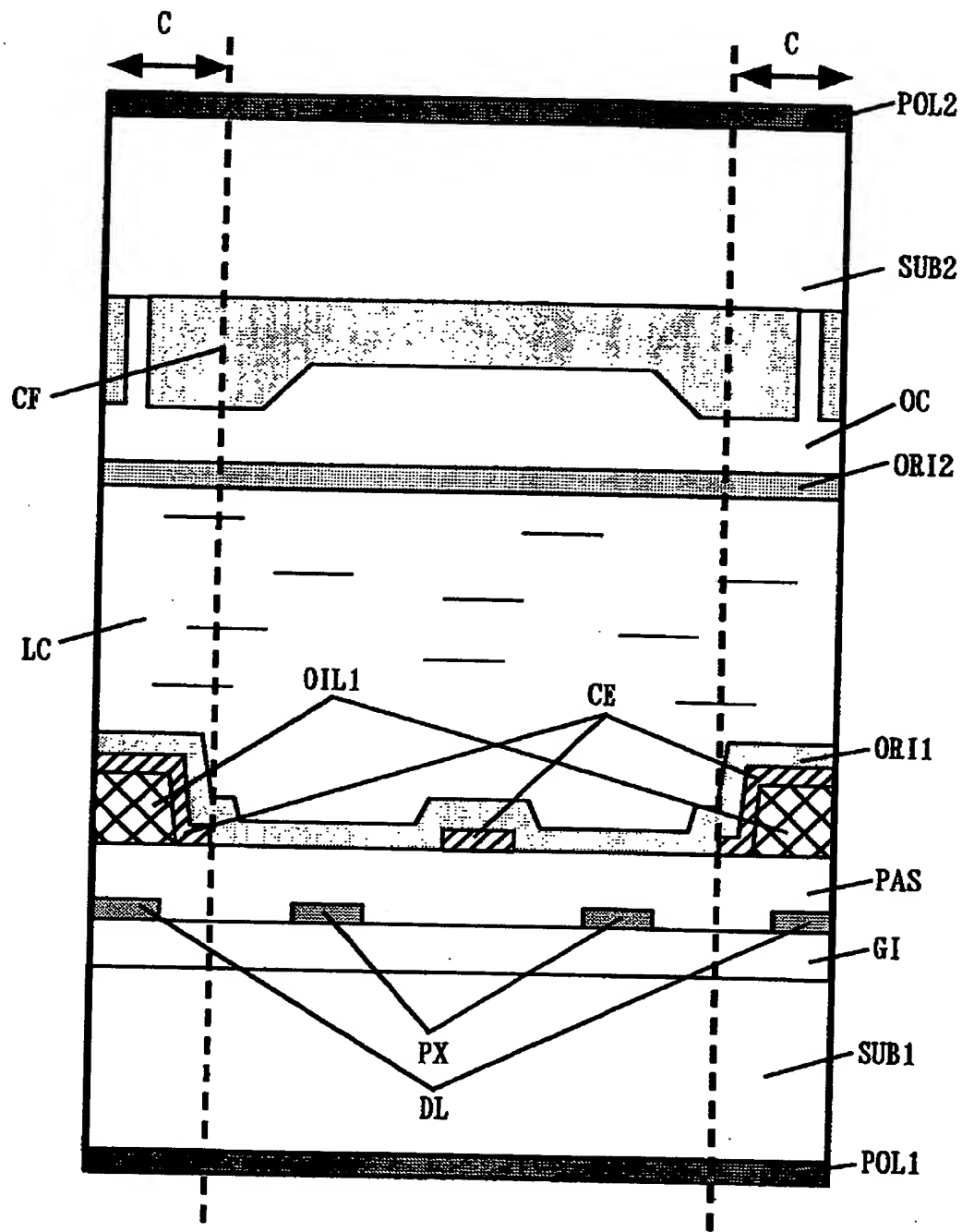
【図5】



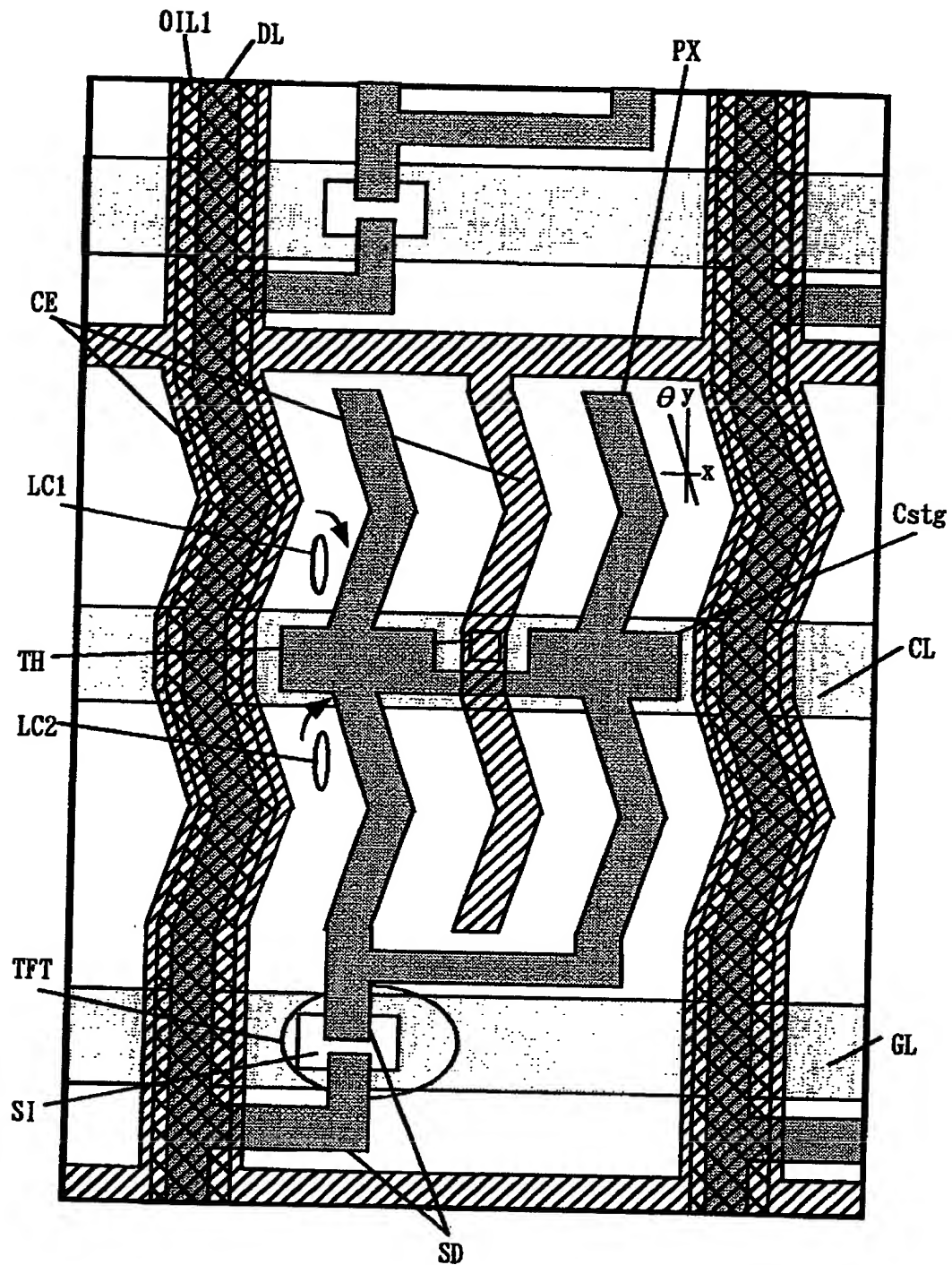
【図6】



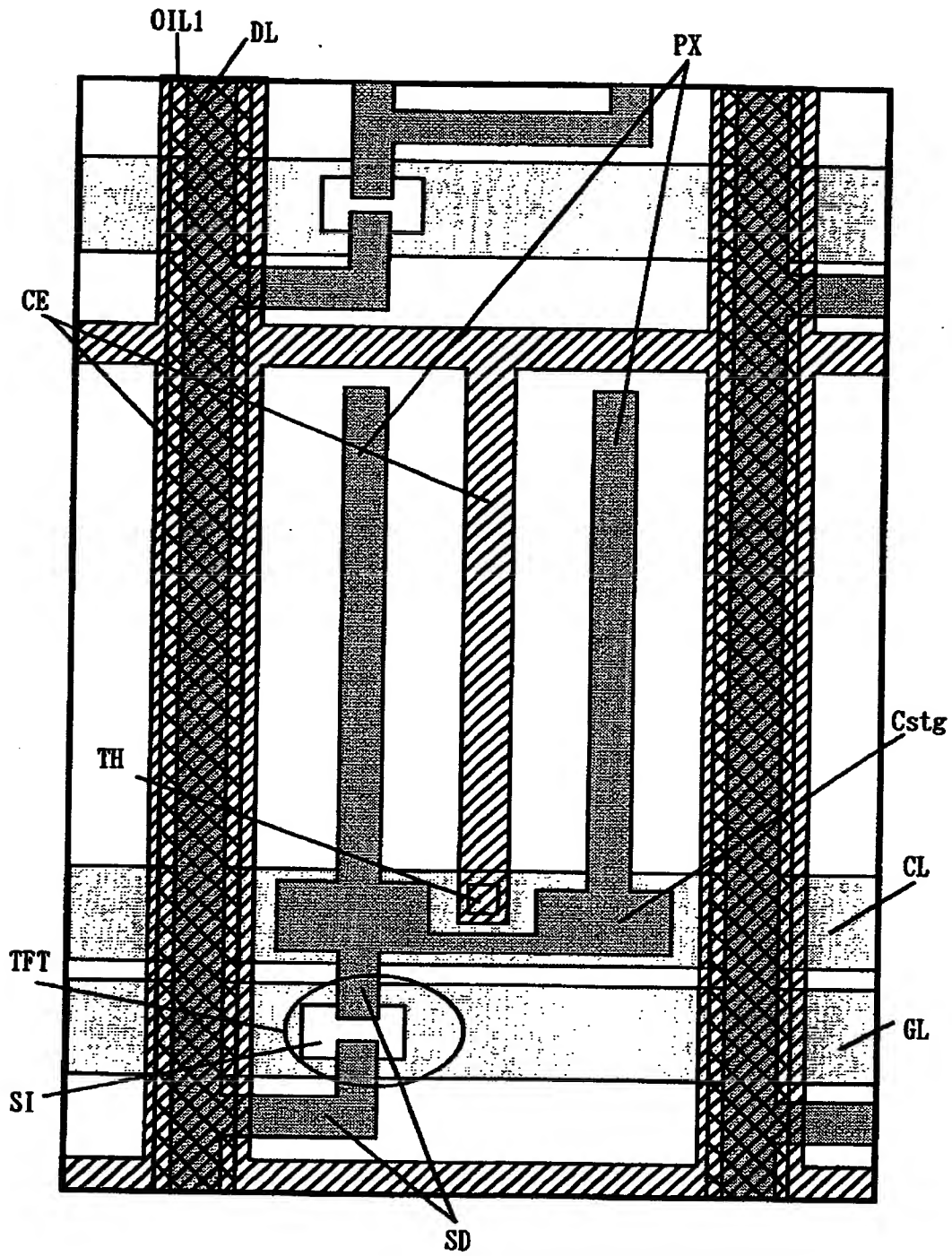
【図7】



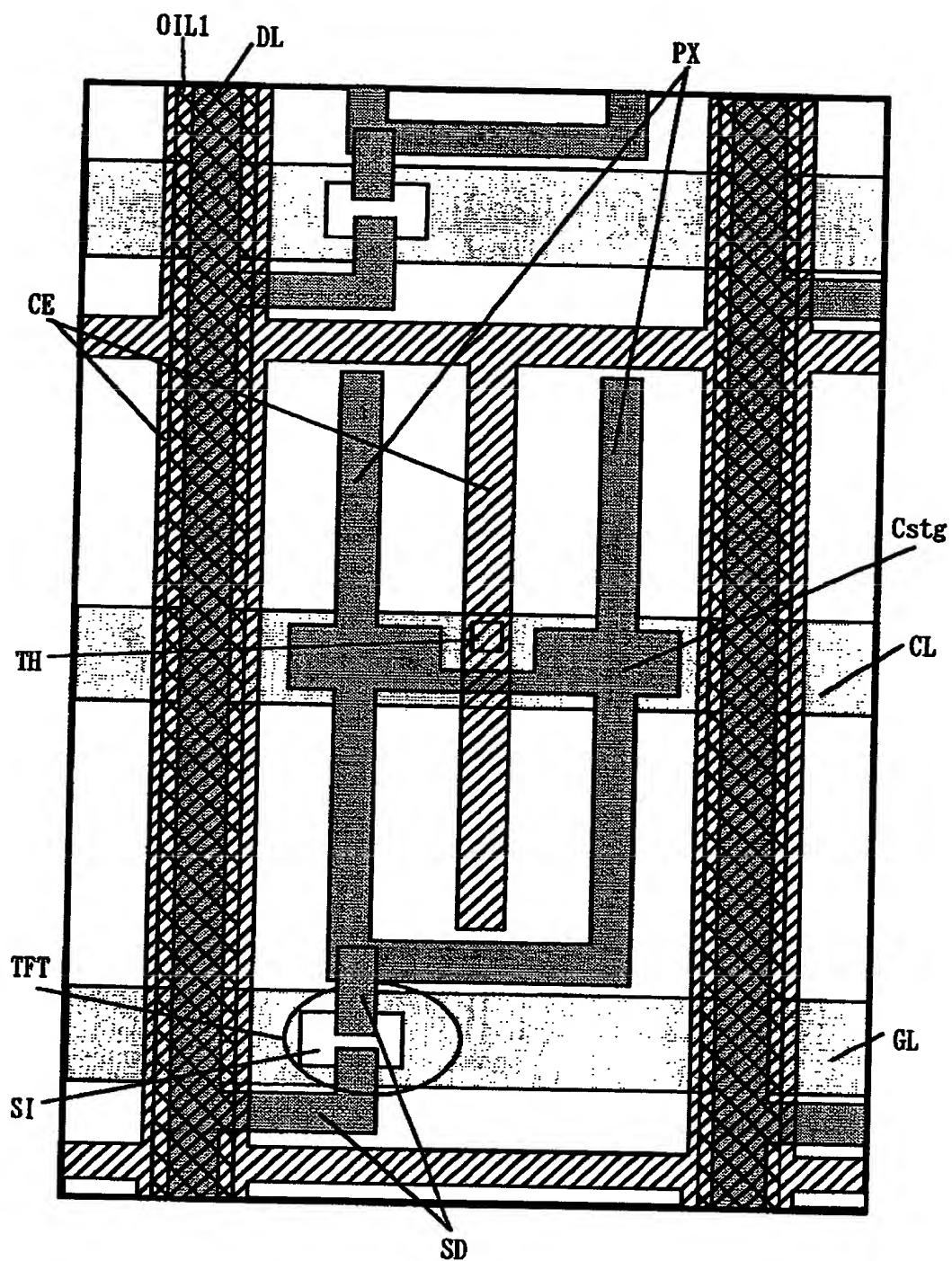
【図 8】



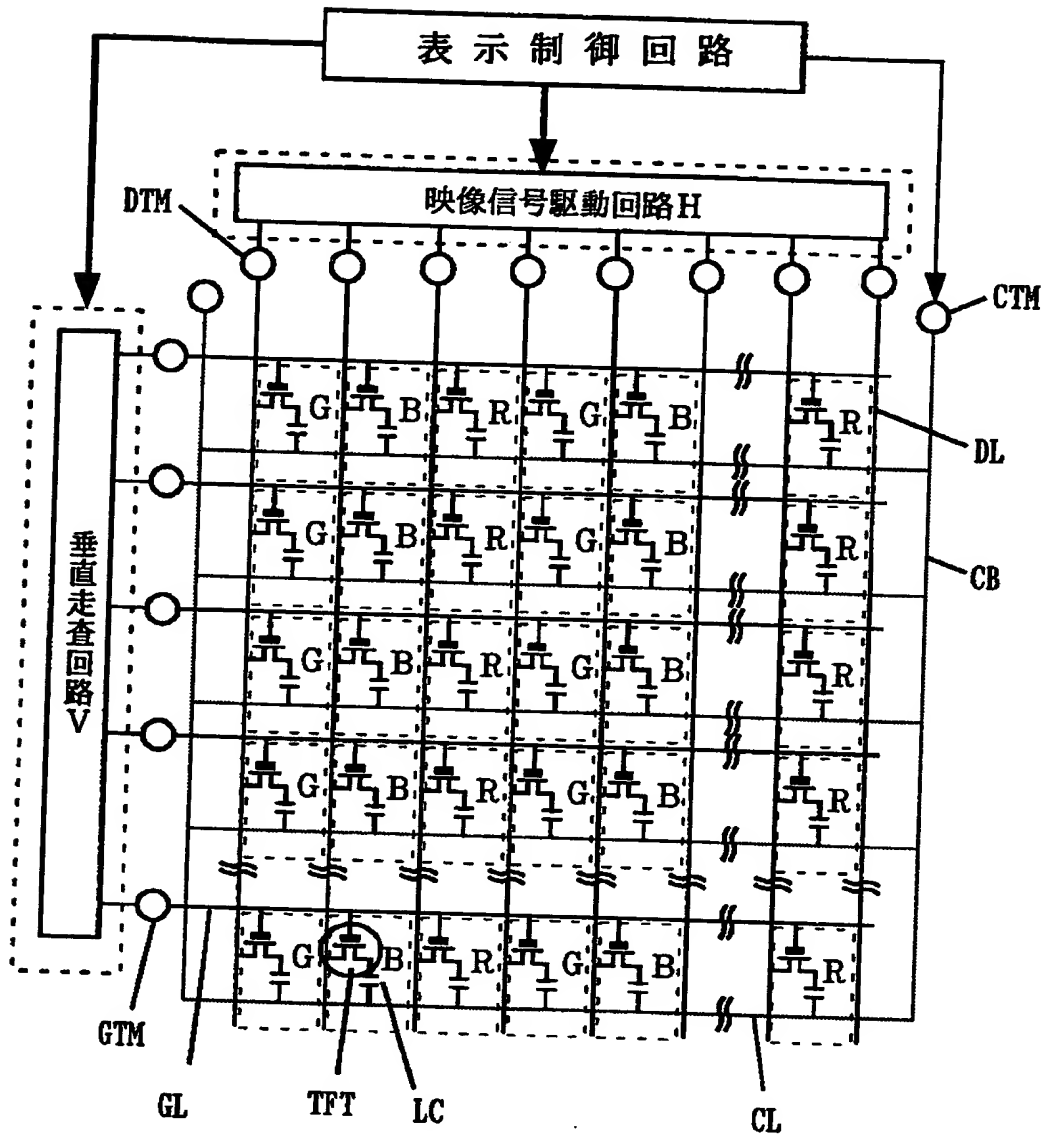
【図9】



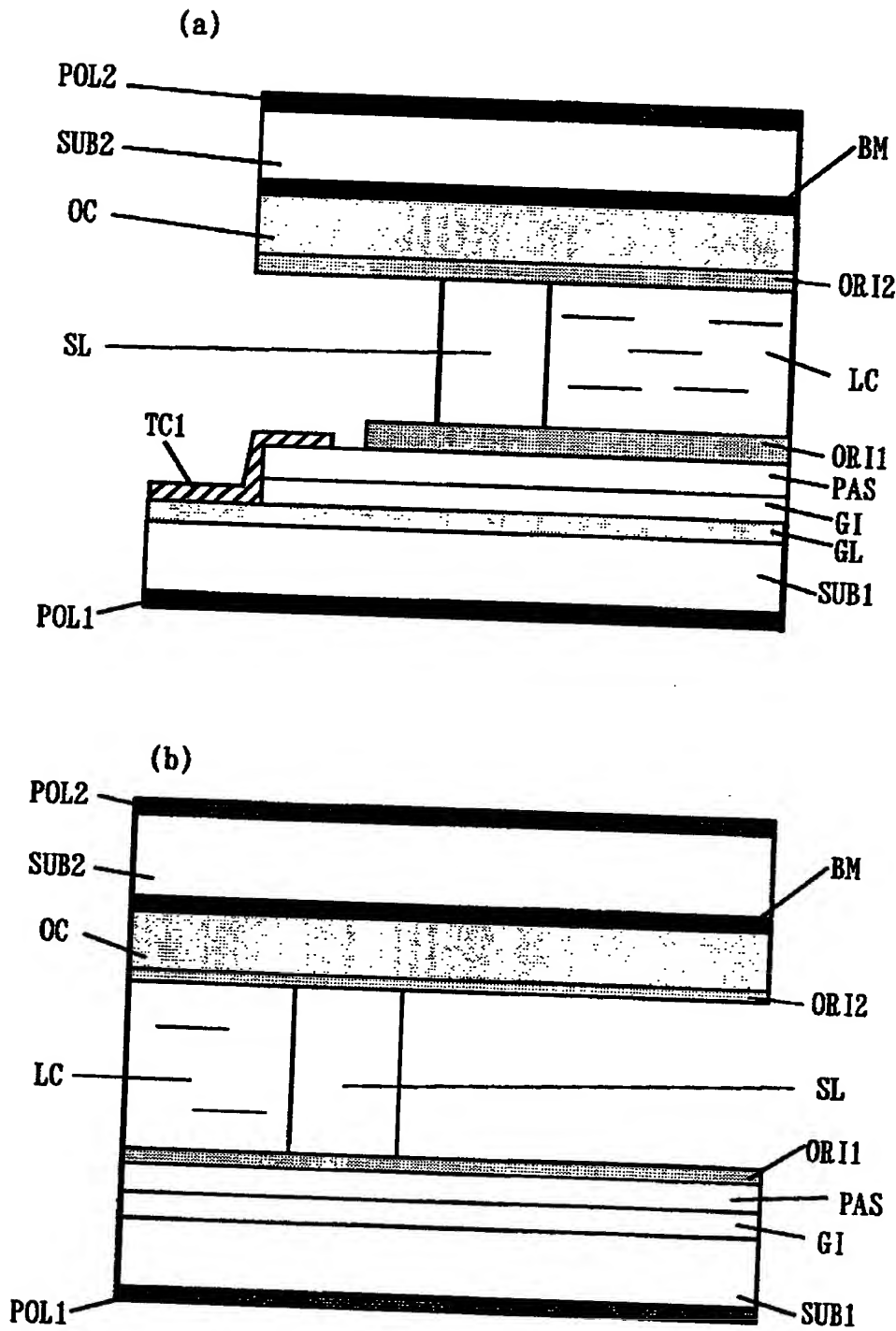
【図10】



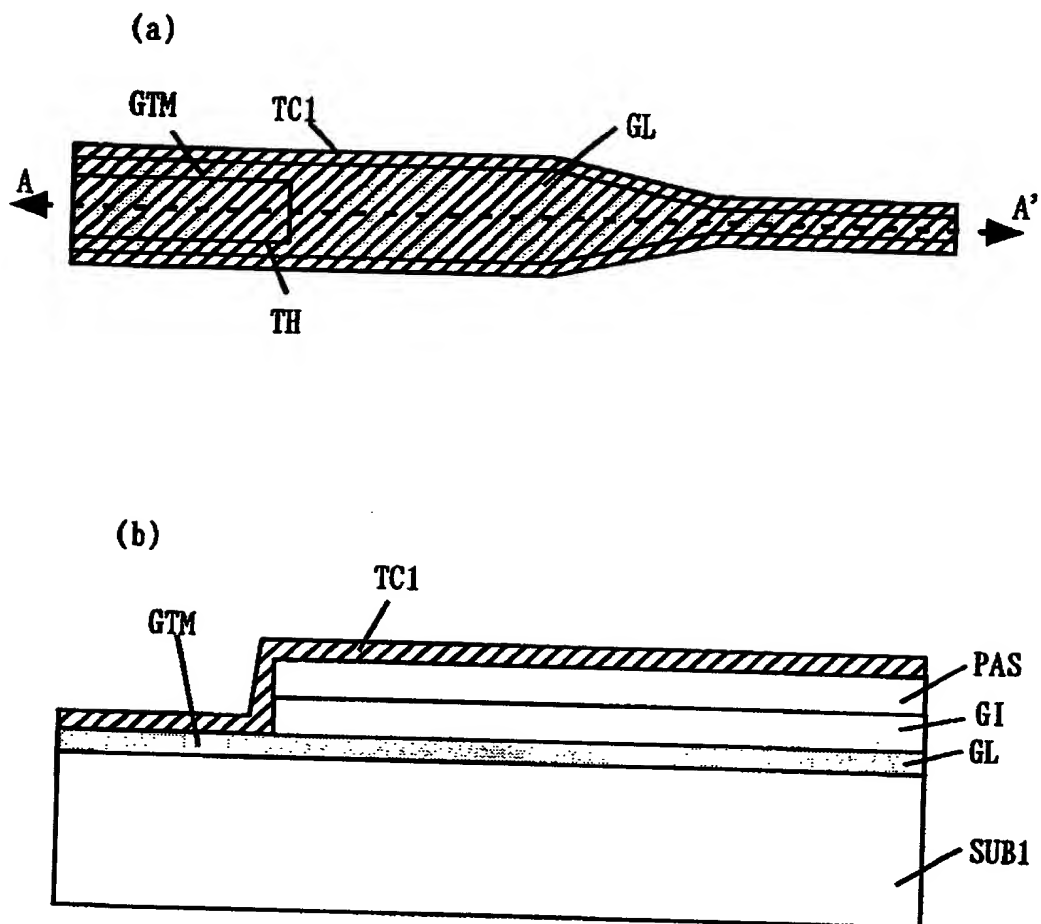
【図11】



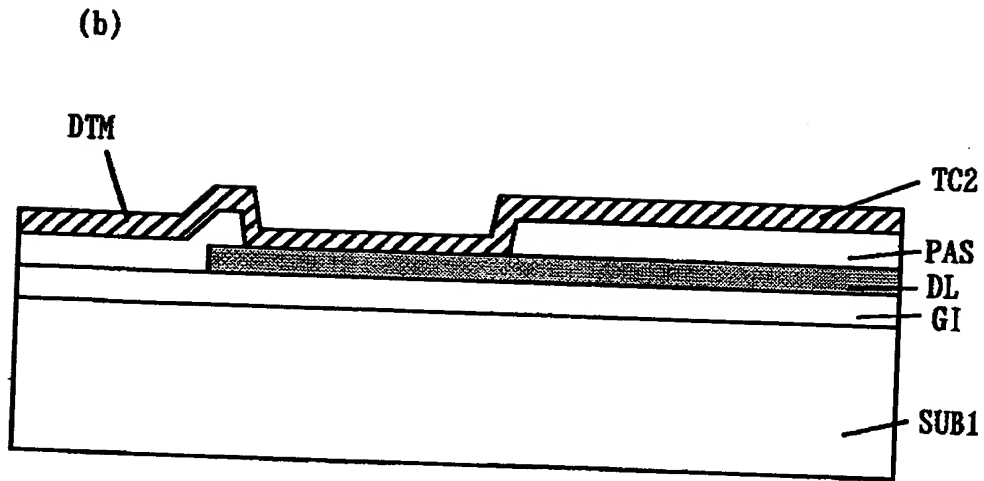
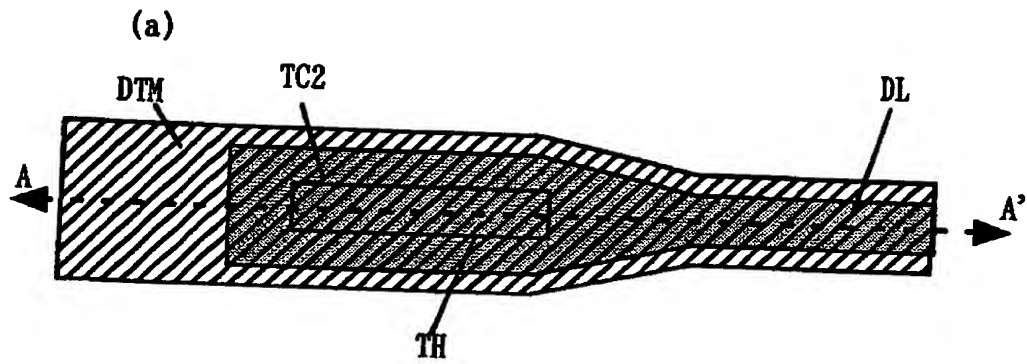
【図12】



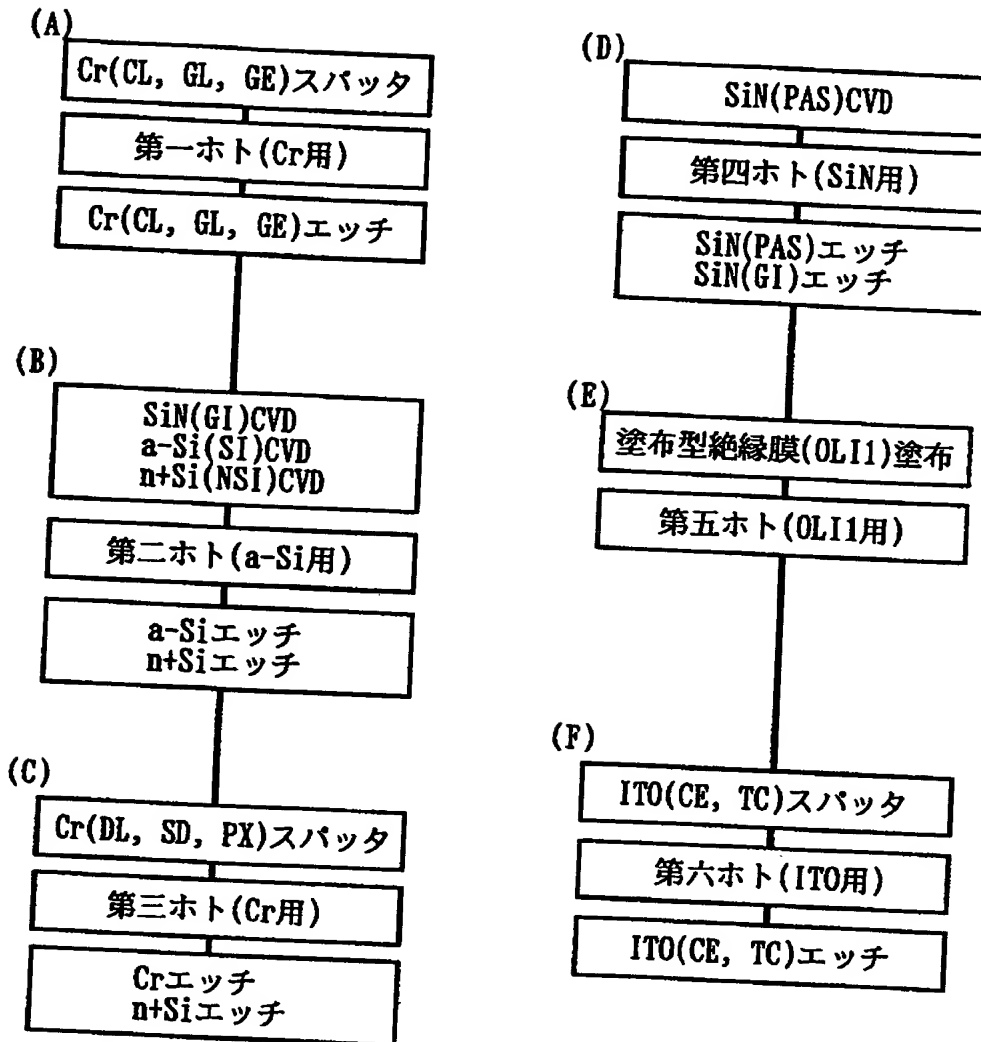
【図13】



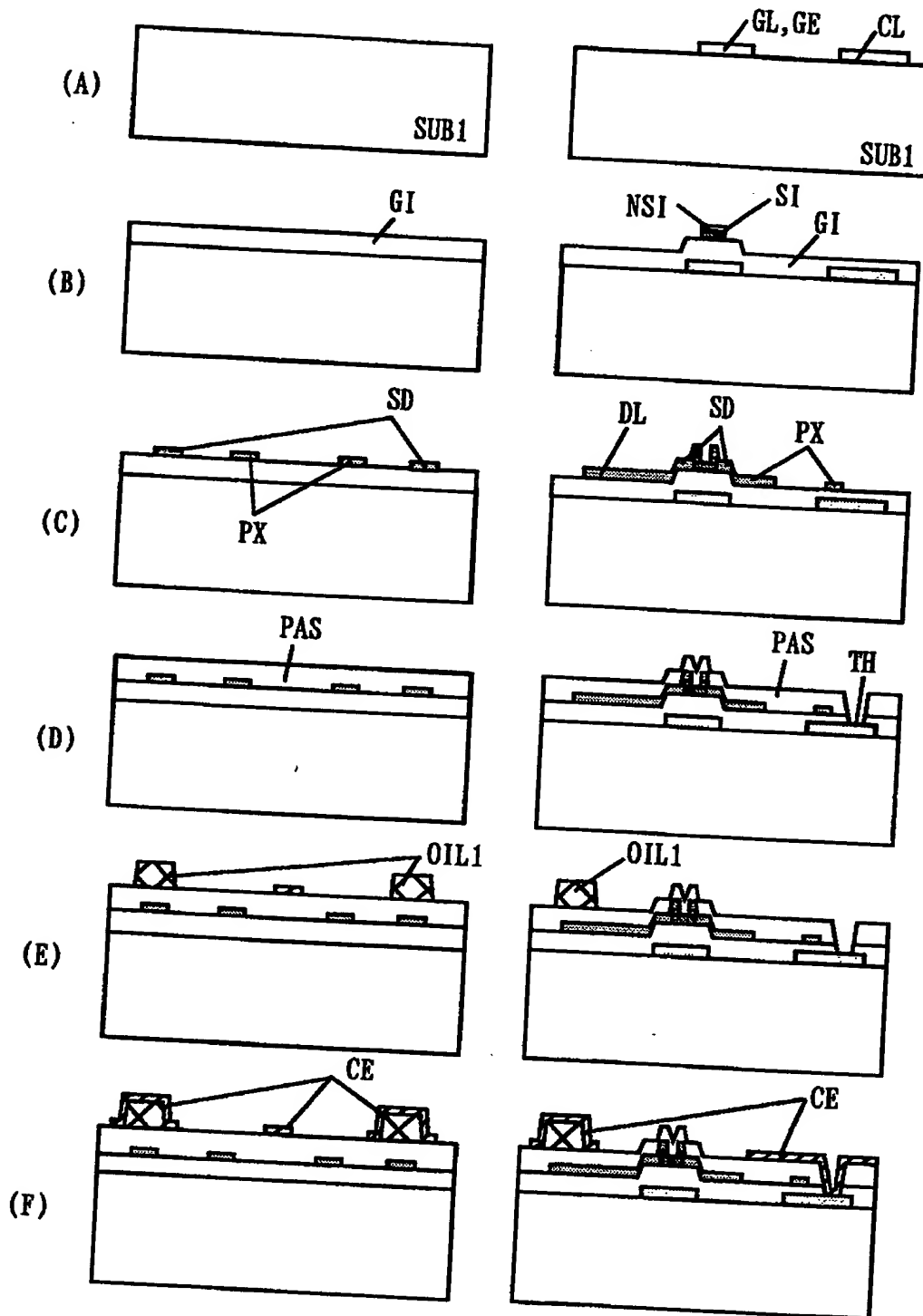
【図 14】



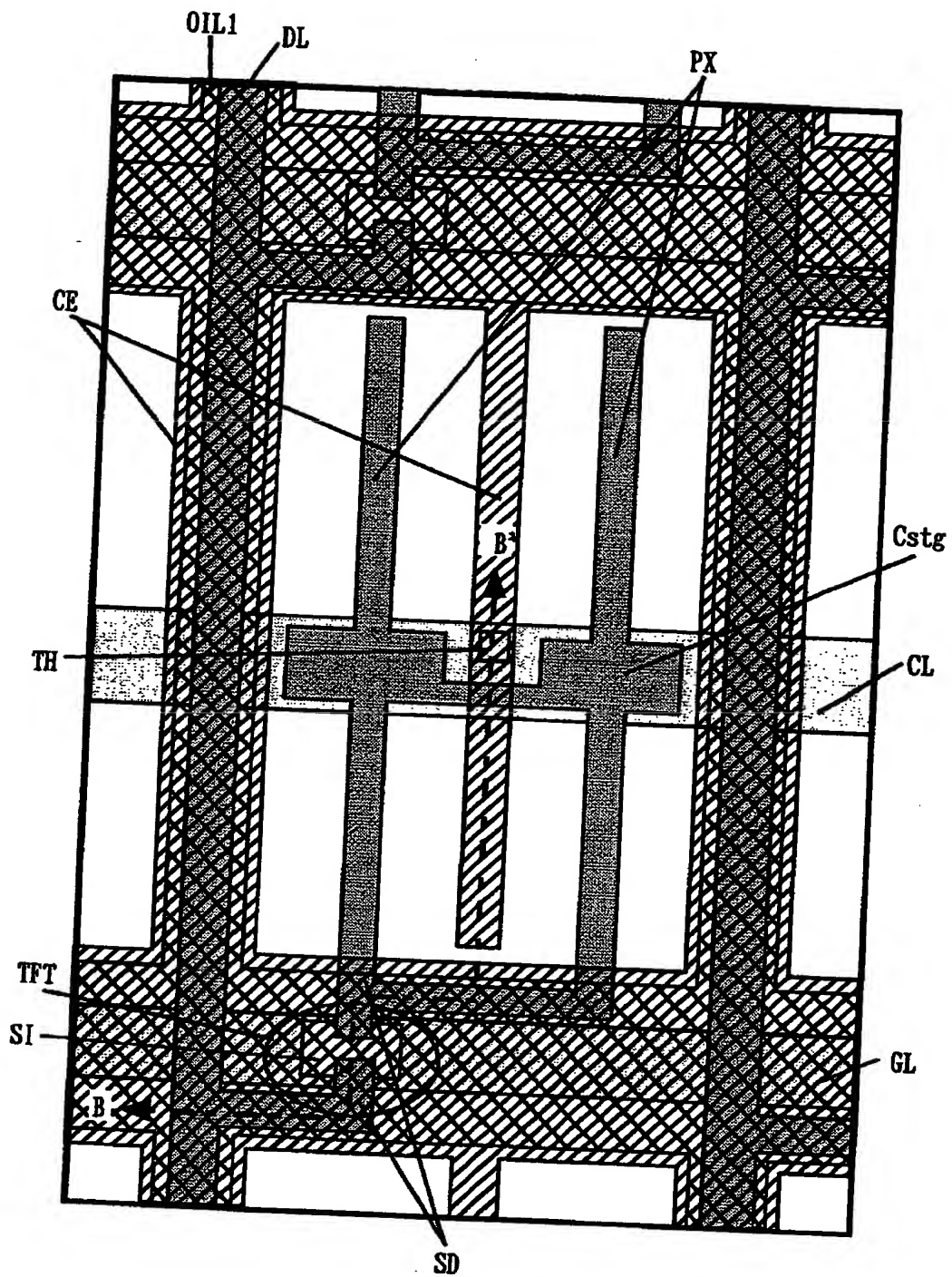
【図15】



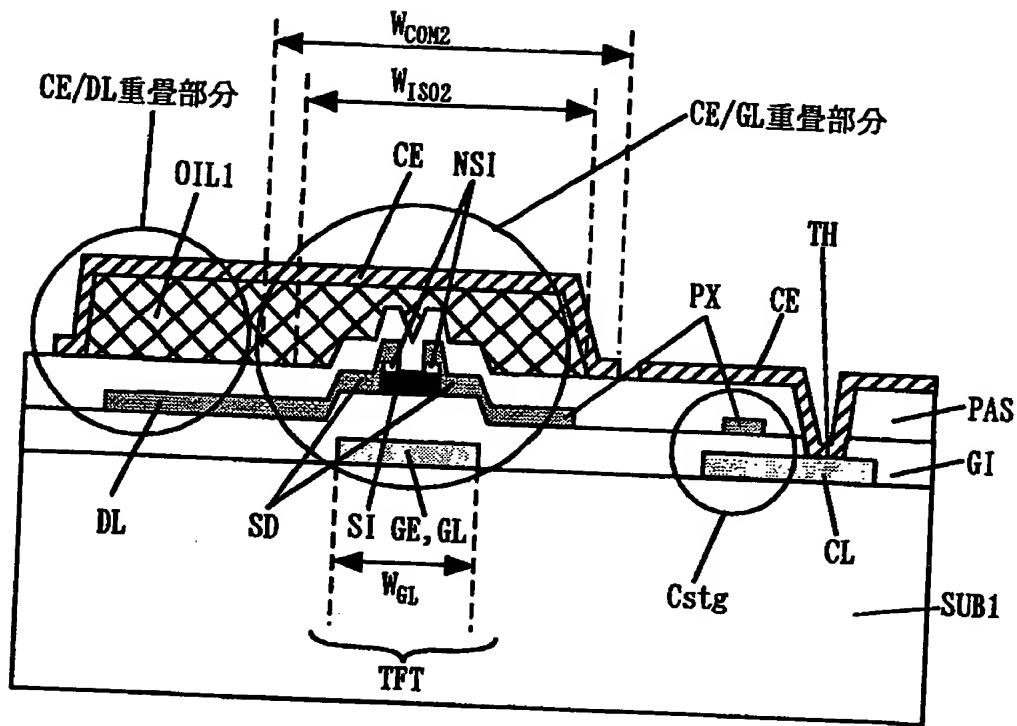
【図16】



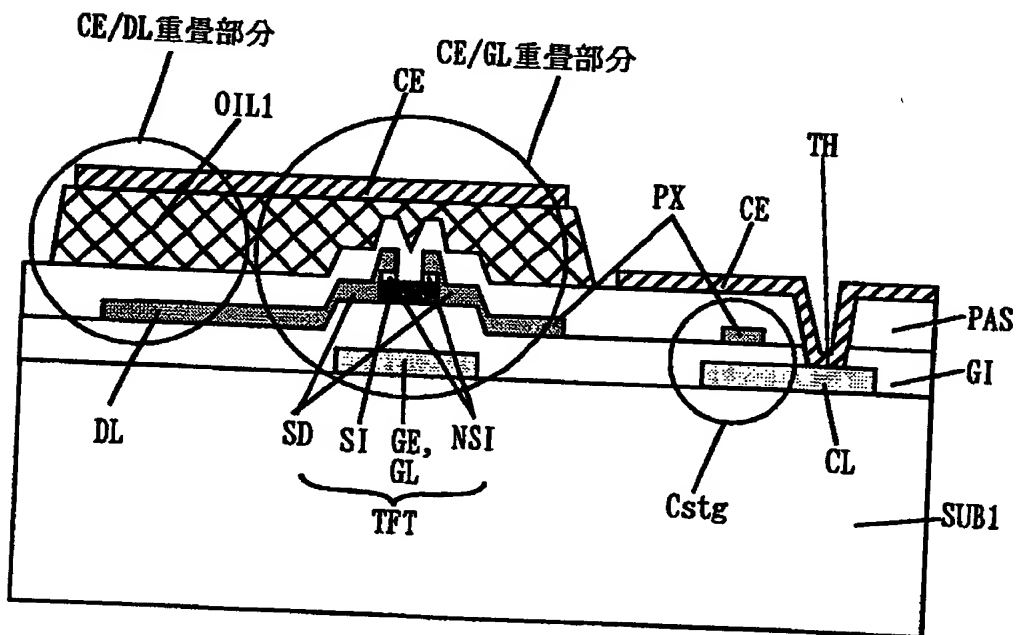
【図17】



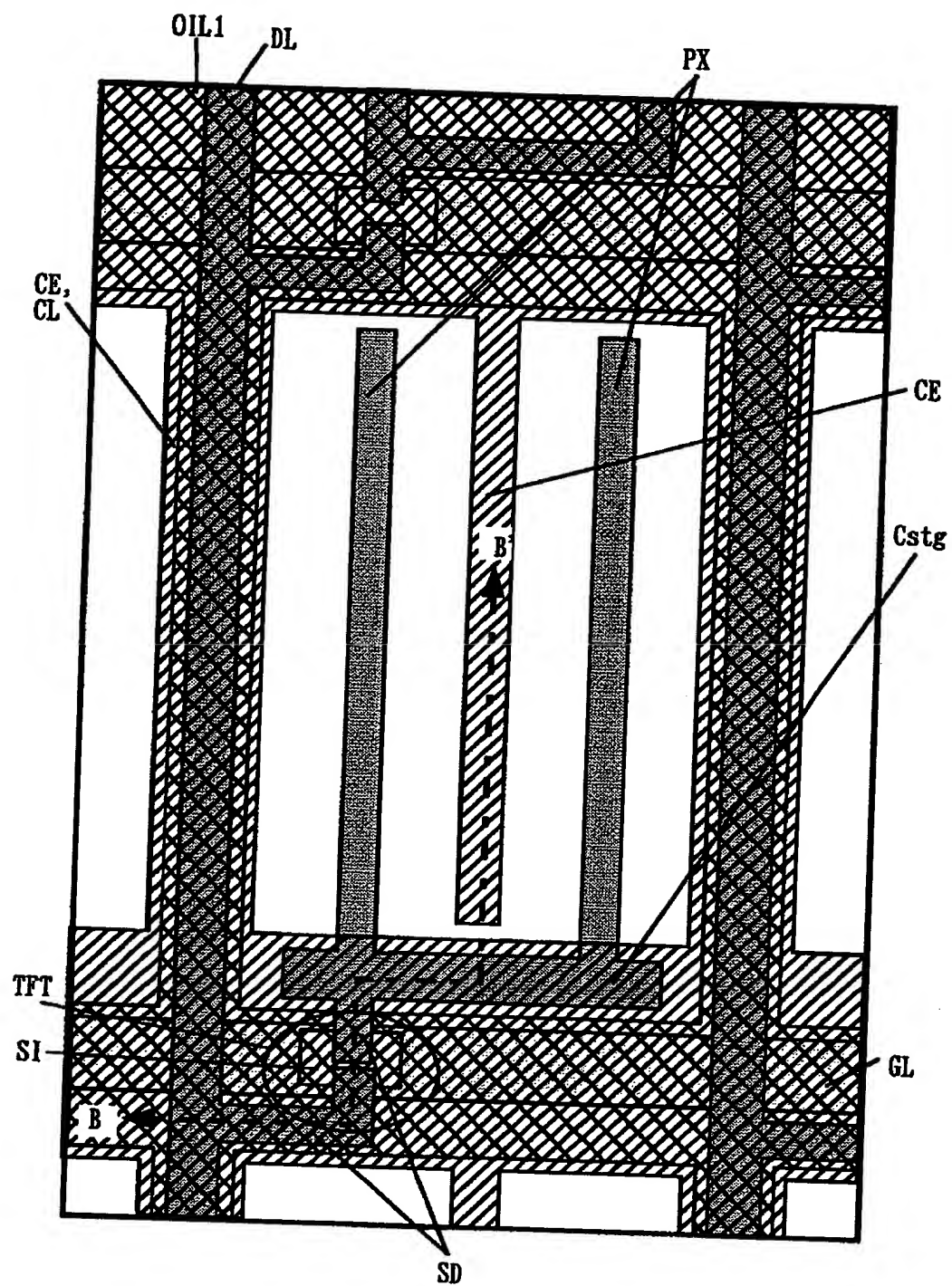
【図18】



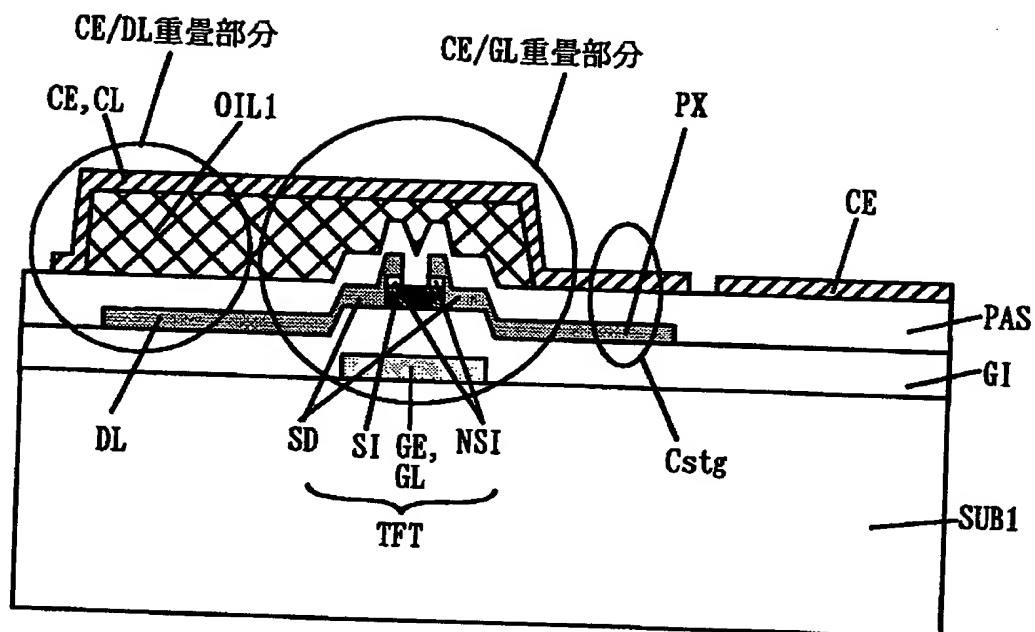
【図19】



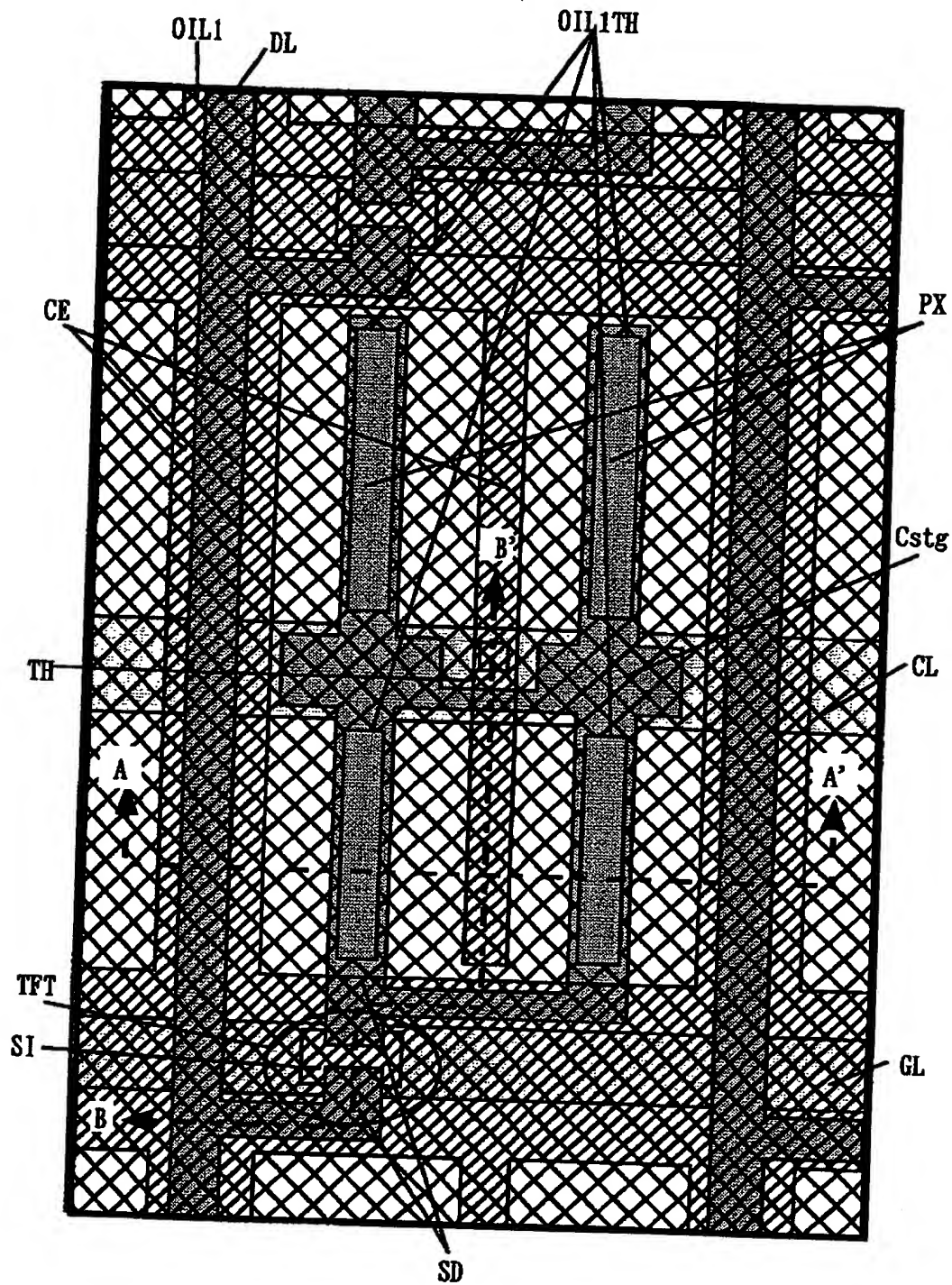
【図20】



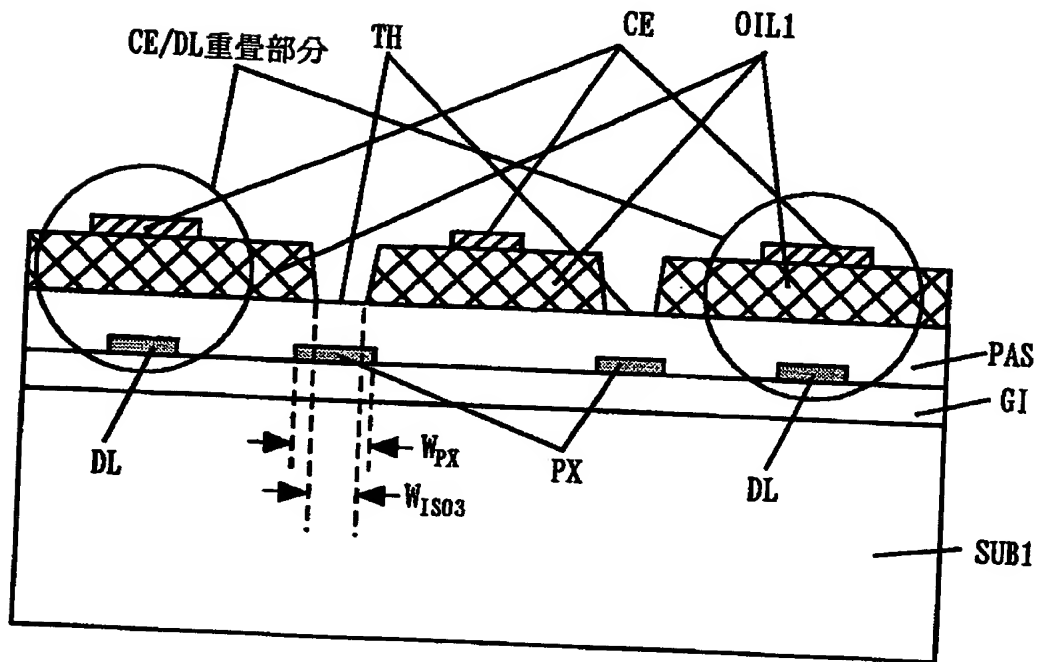
【図 21】



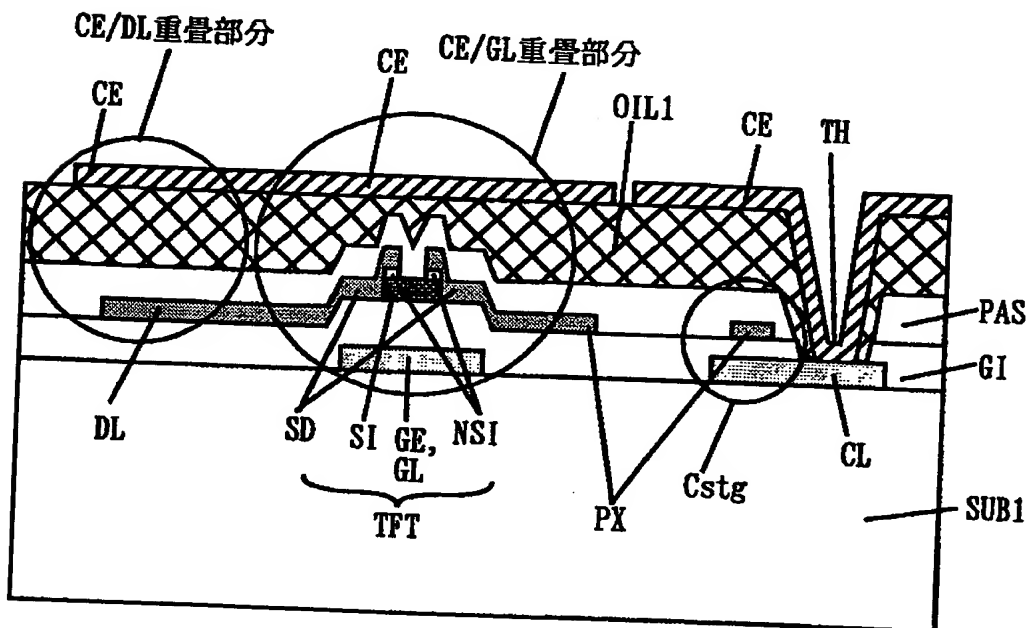
【図 22】



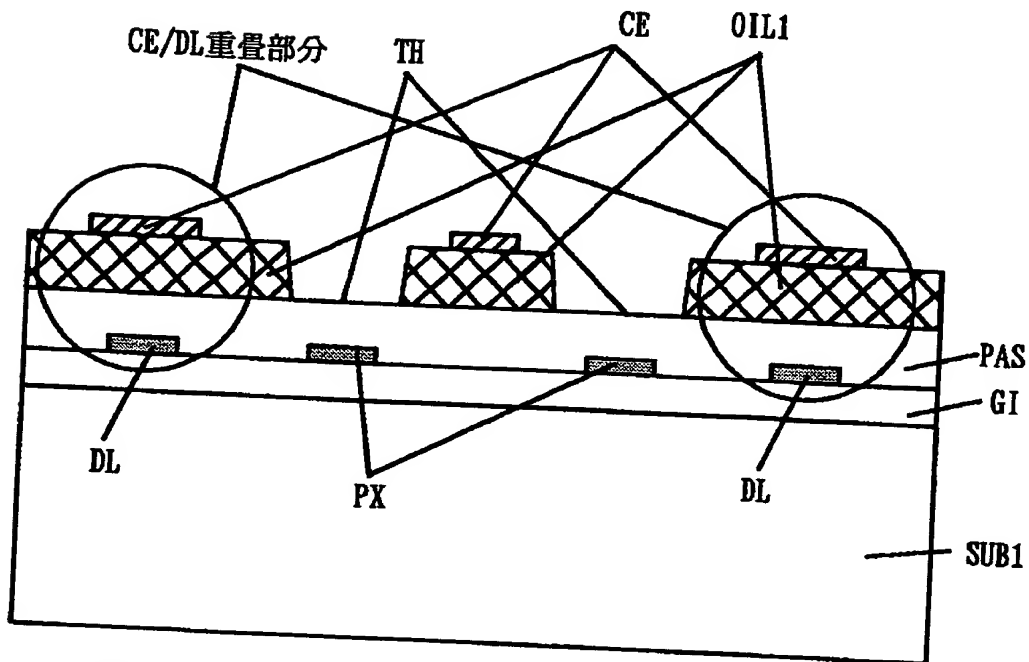
【図23】



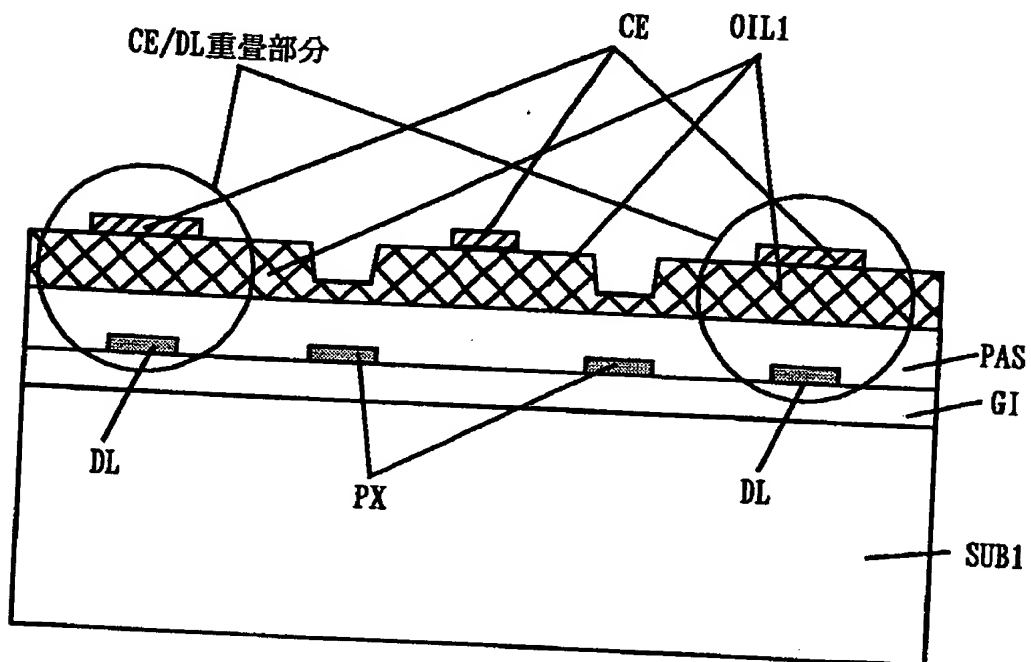
【図24】



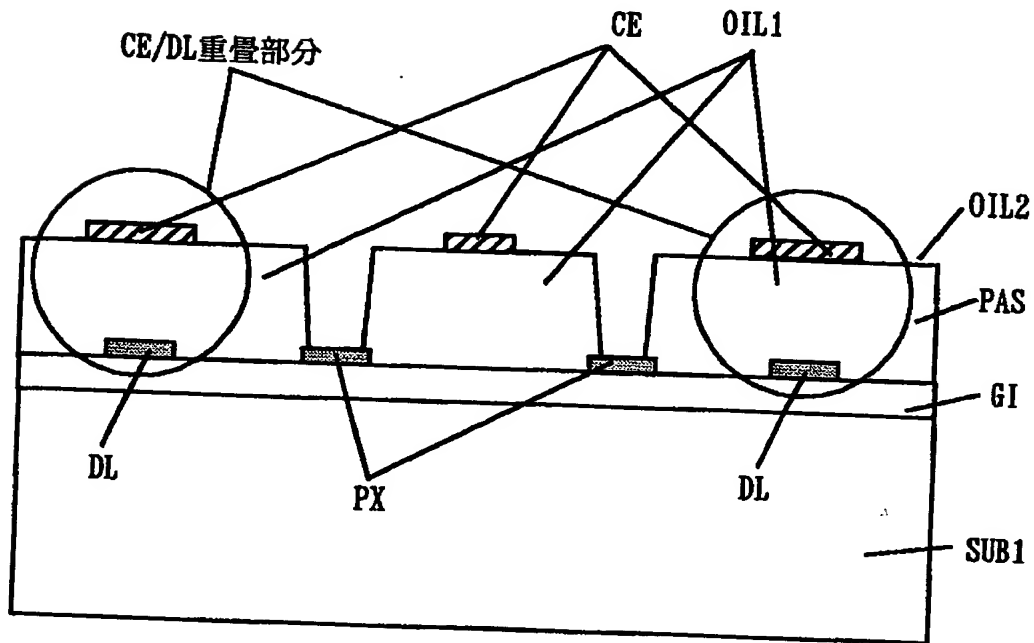
【図25】



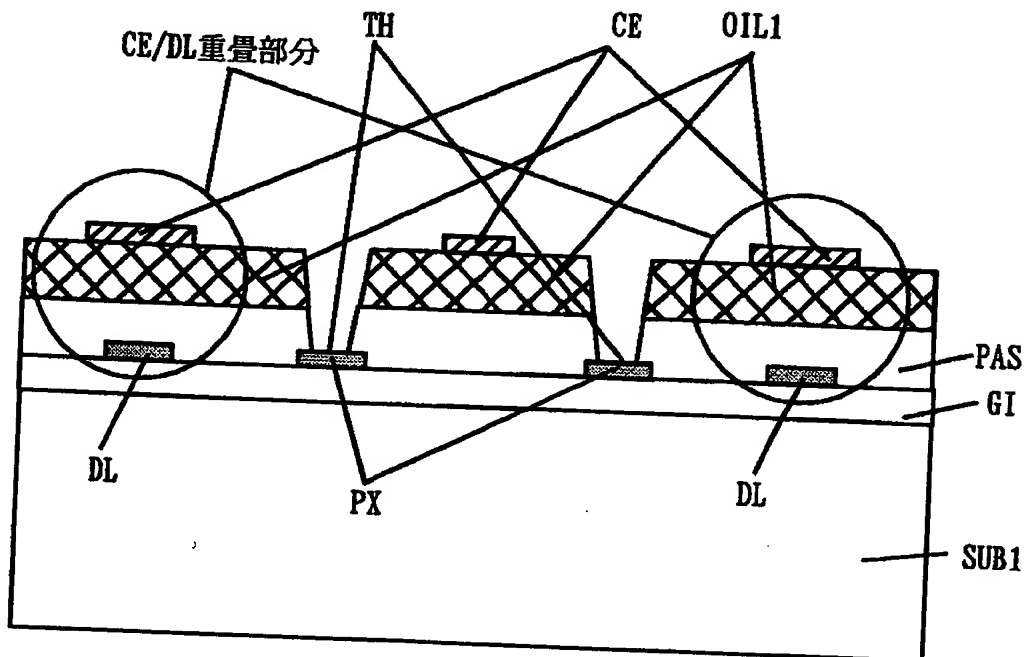
【図26】



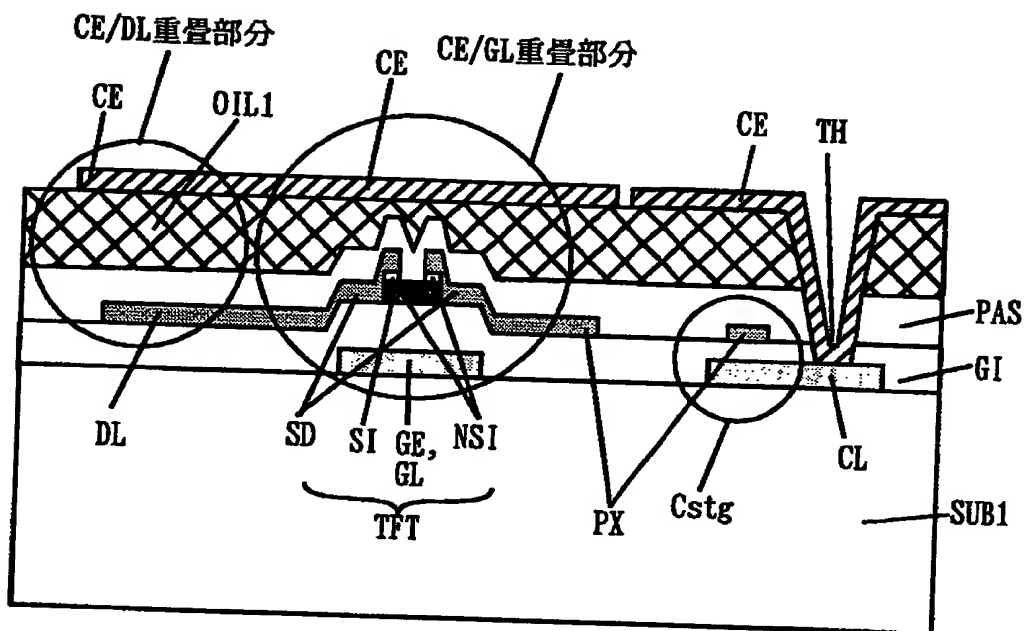
【図27】



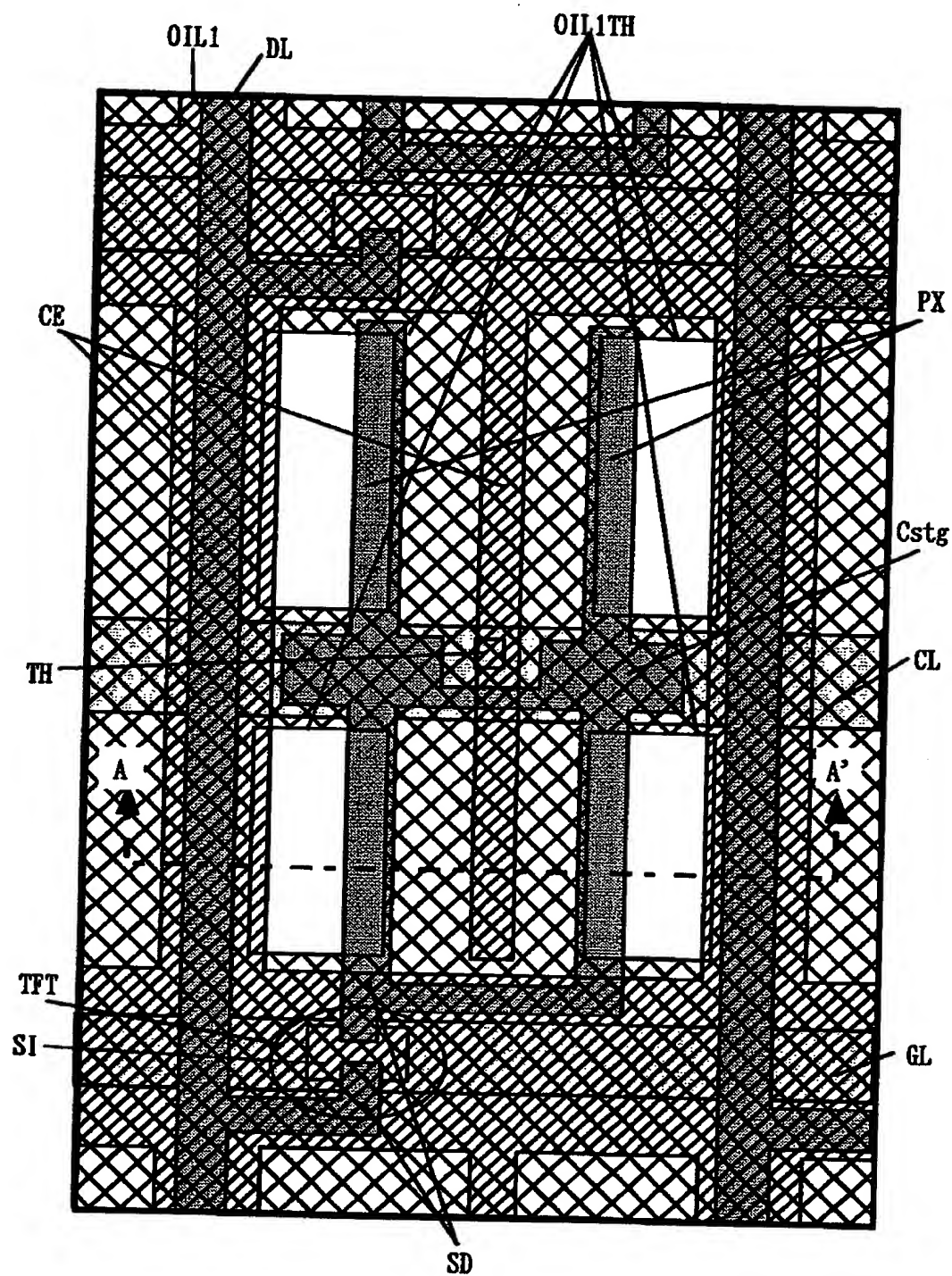
【図28】



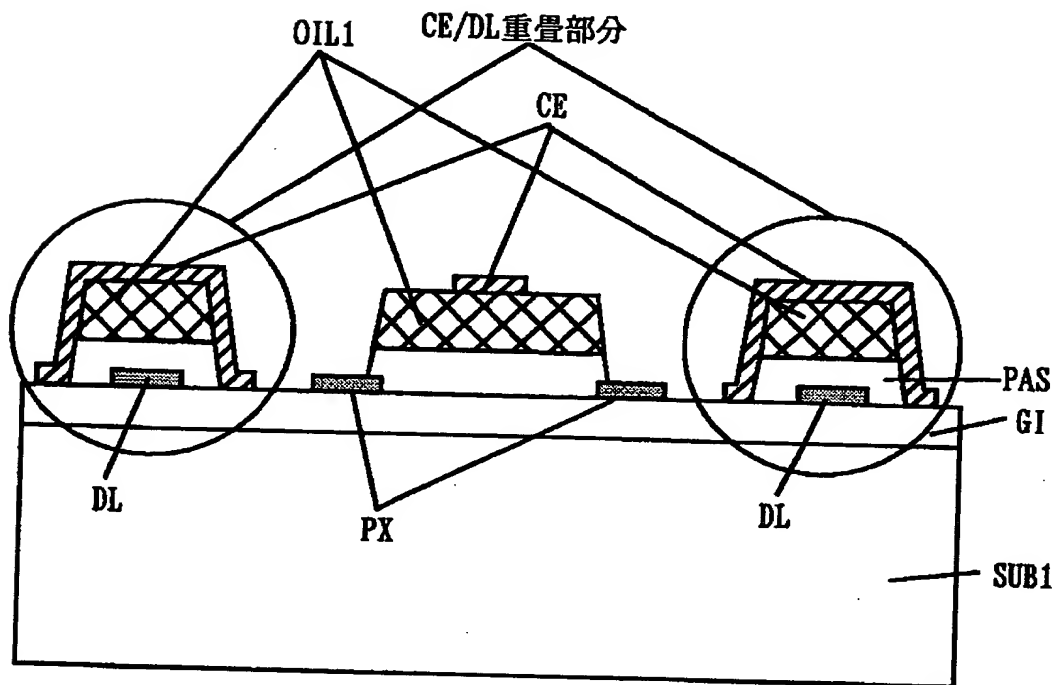
【図 29】



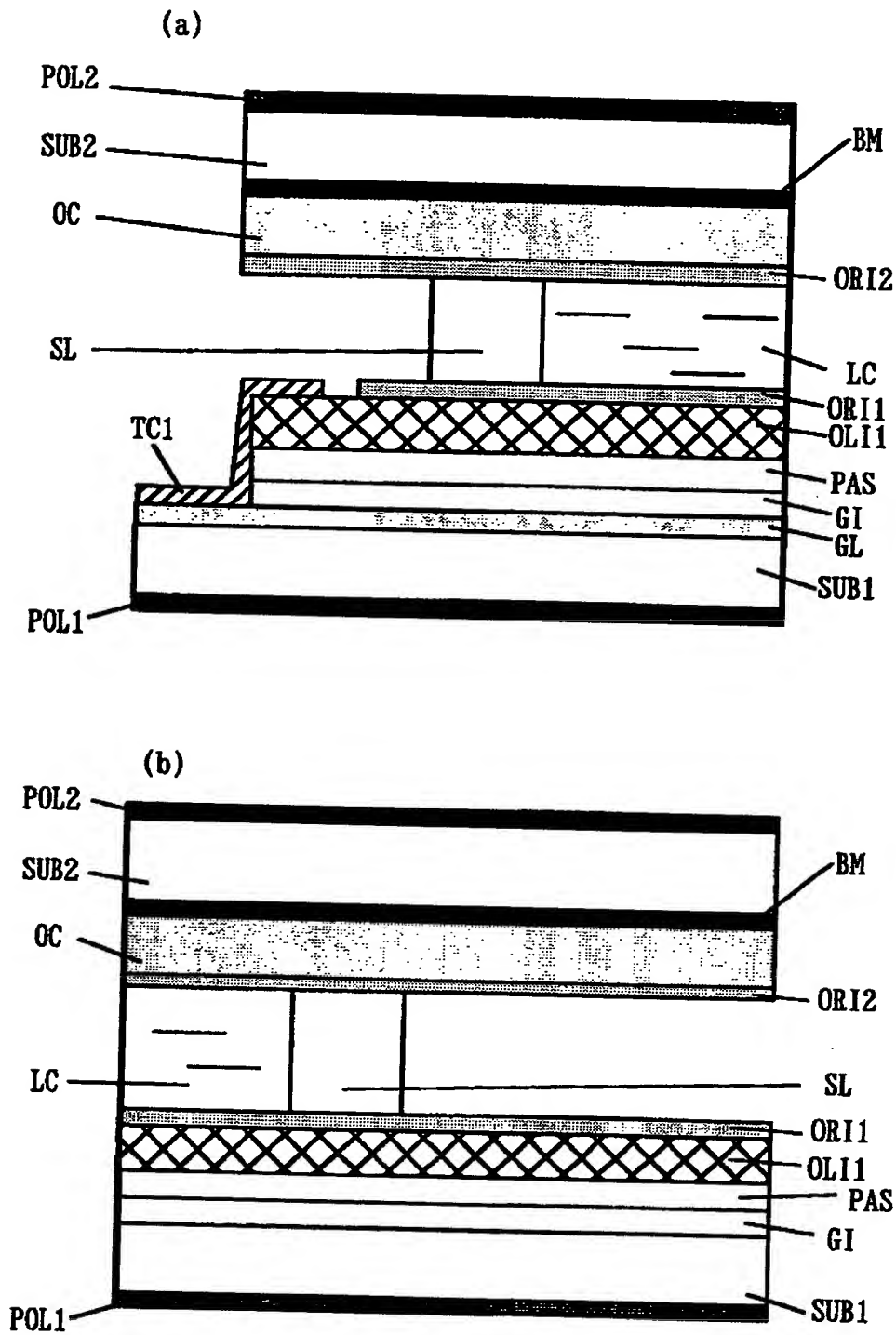
【図30】



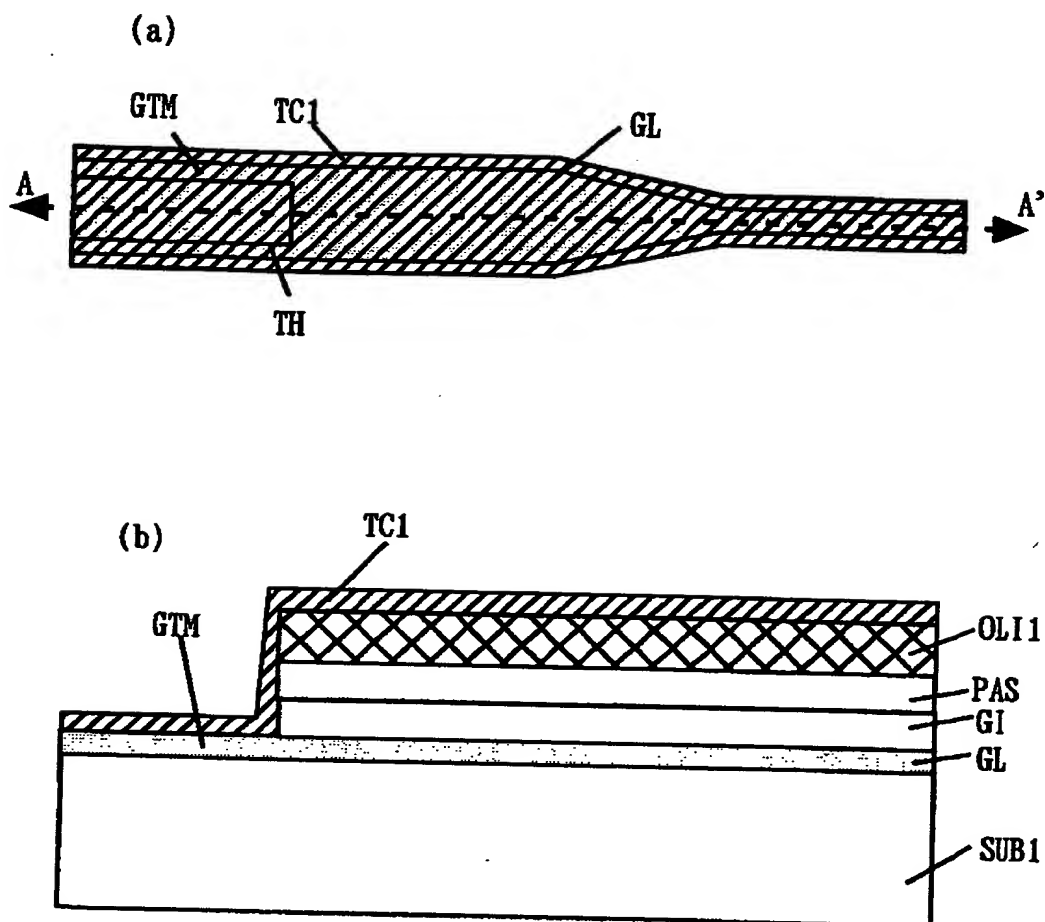
【図31】



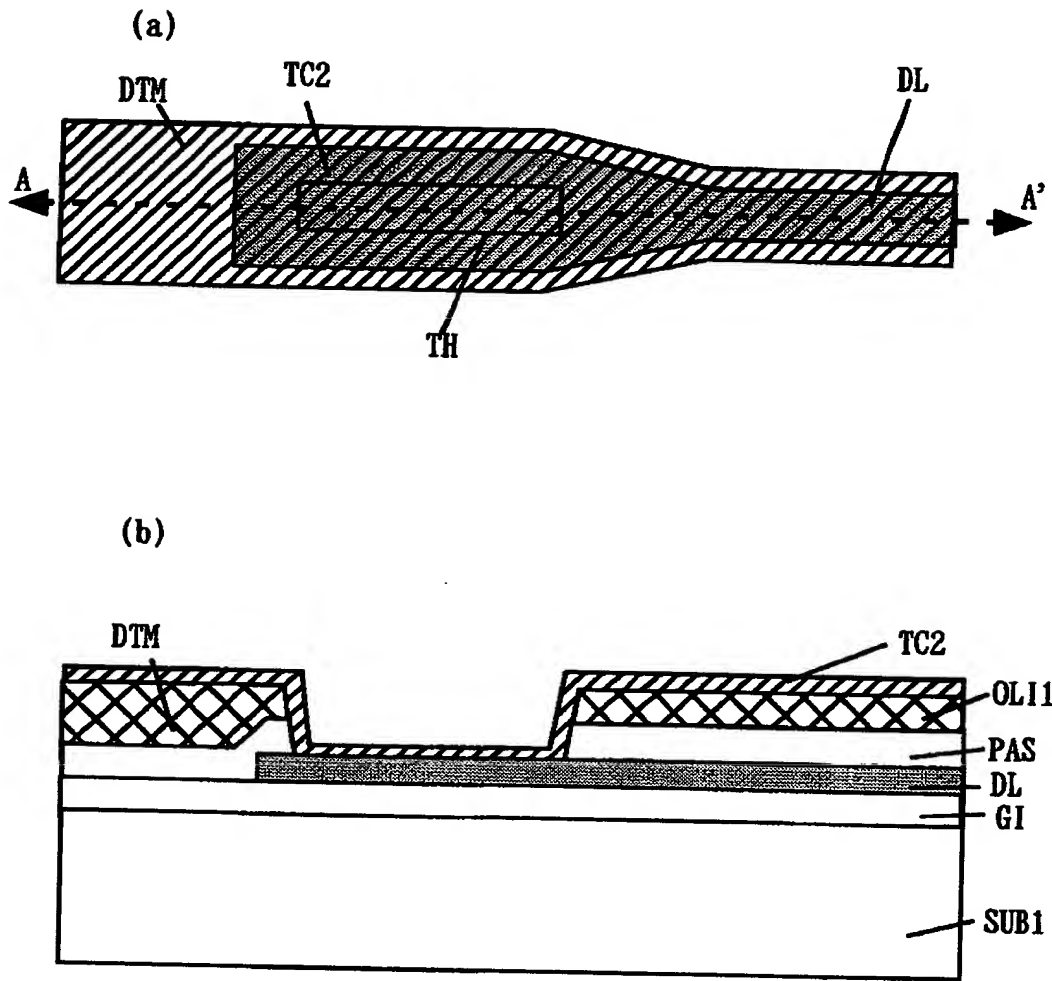
【図 3 2】



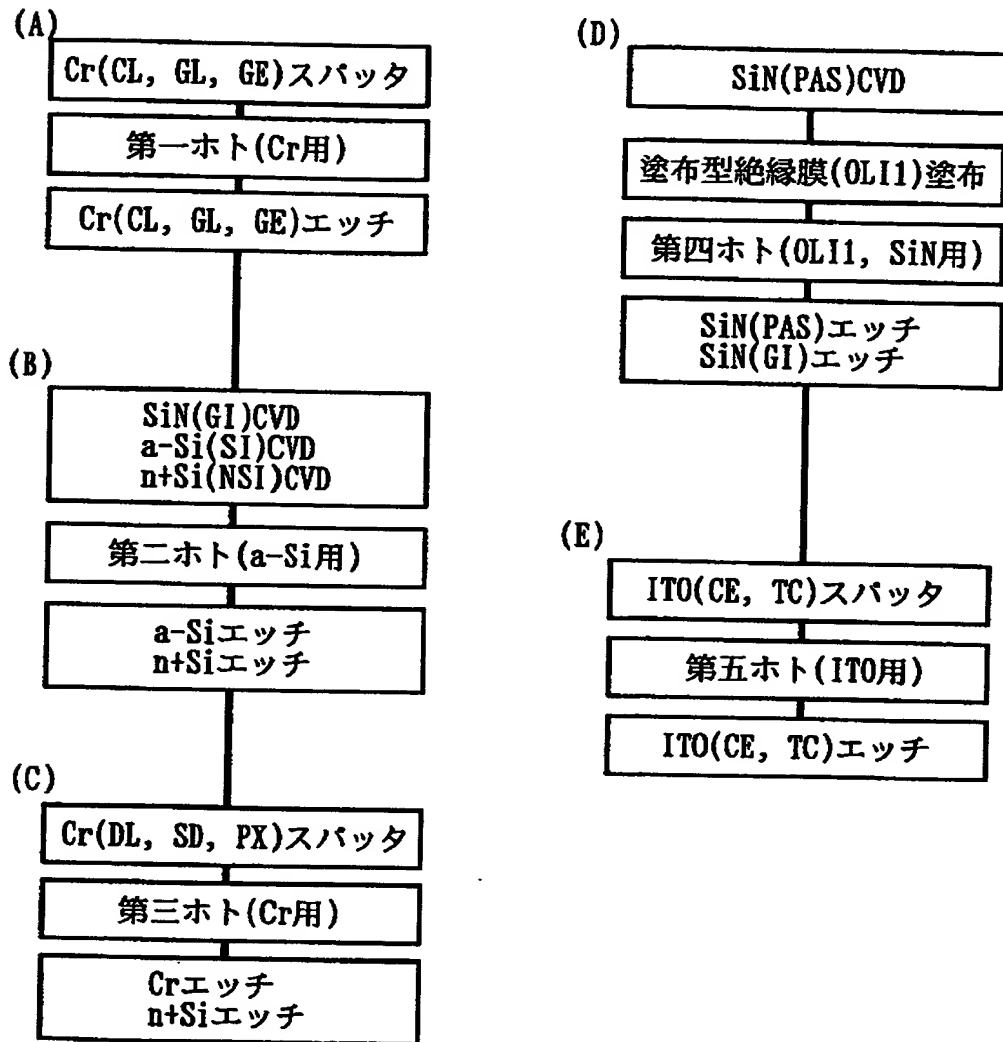
【図 33】



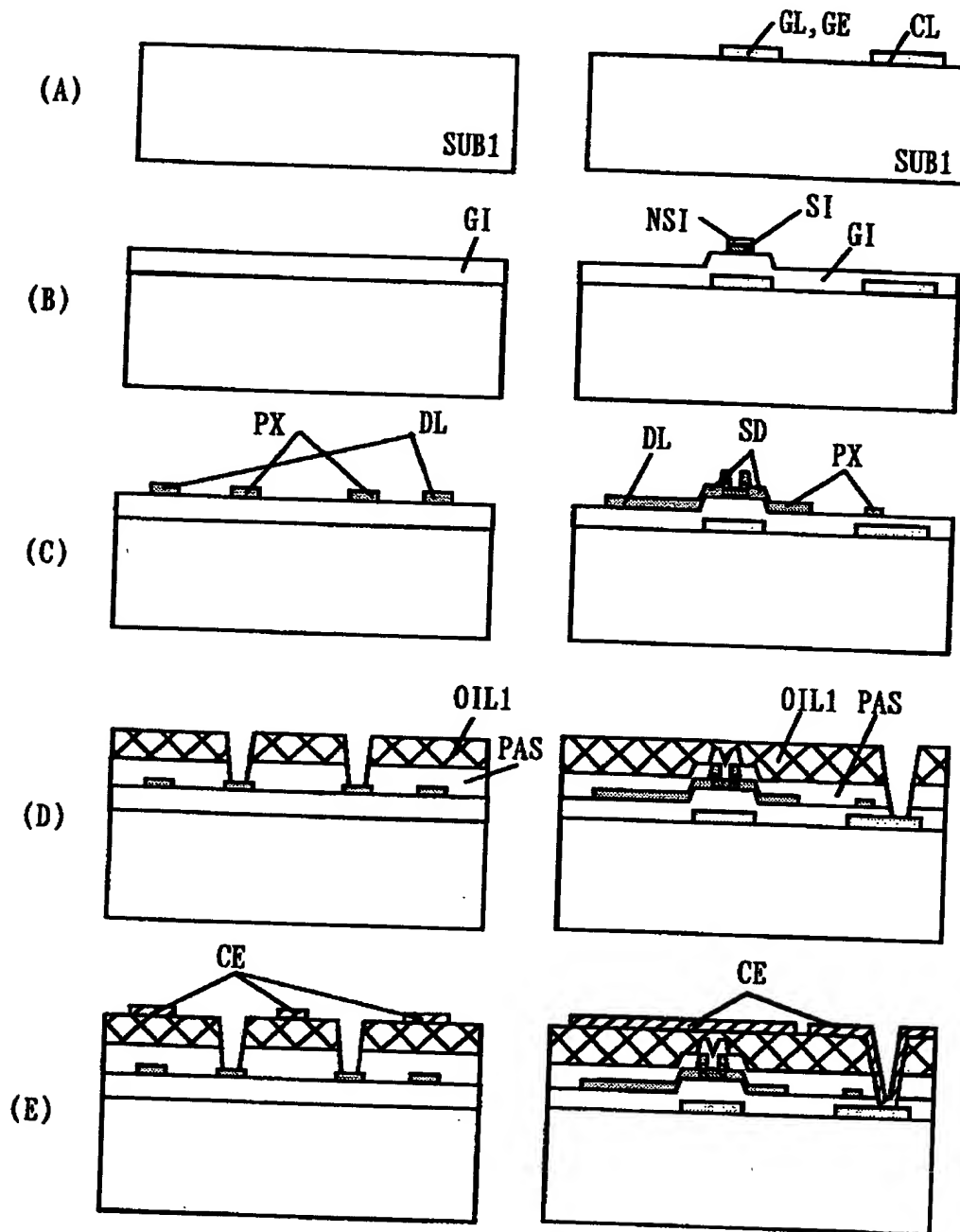
【図 34】



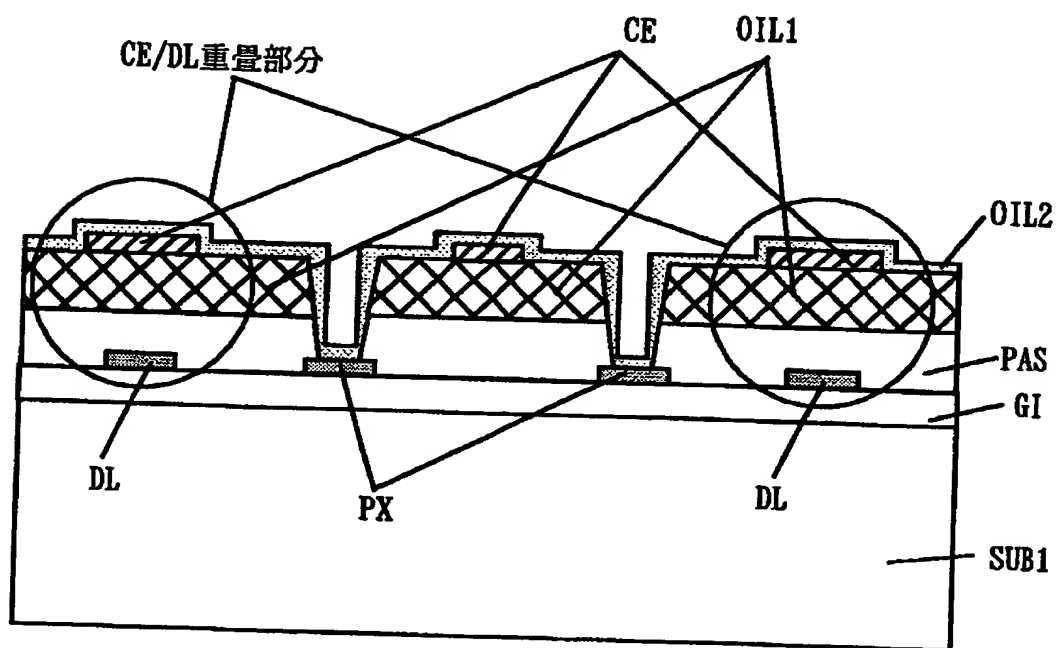
【図35】



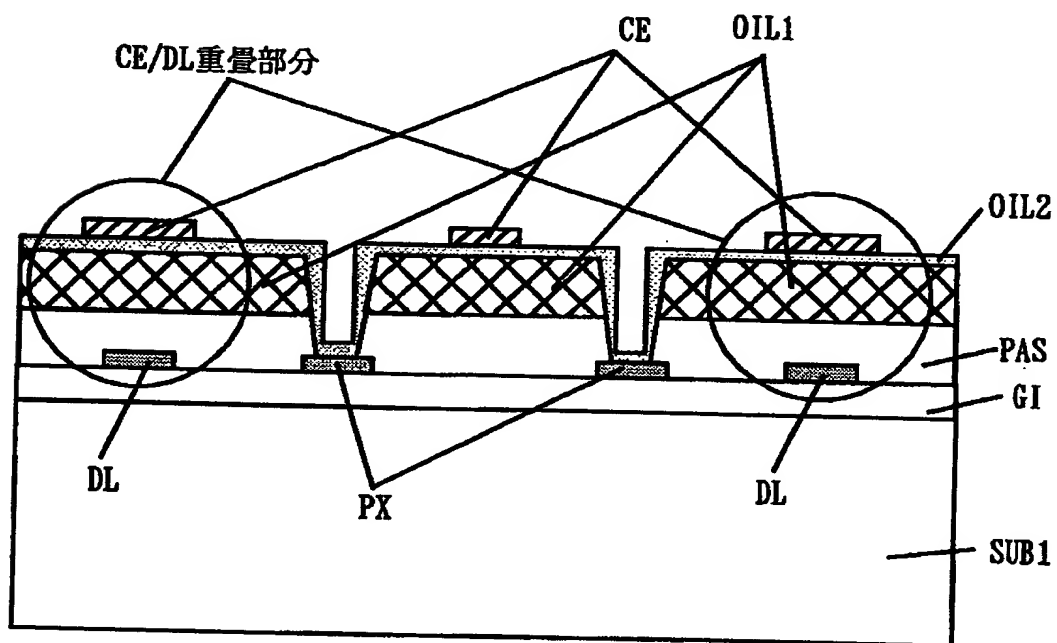
【図 36】



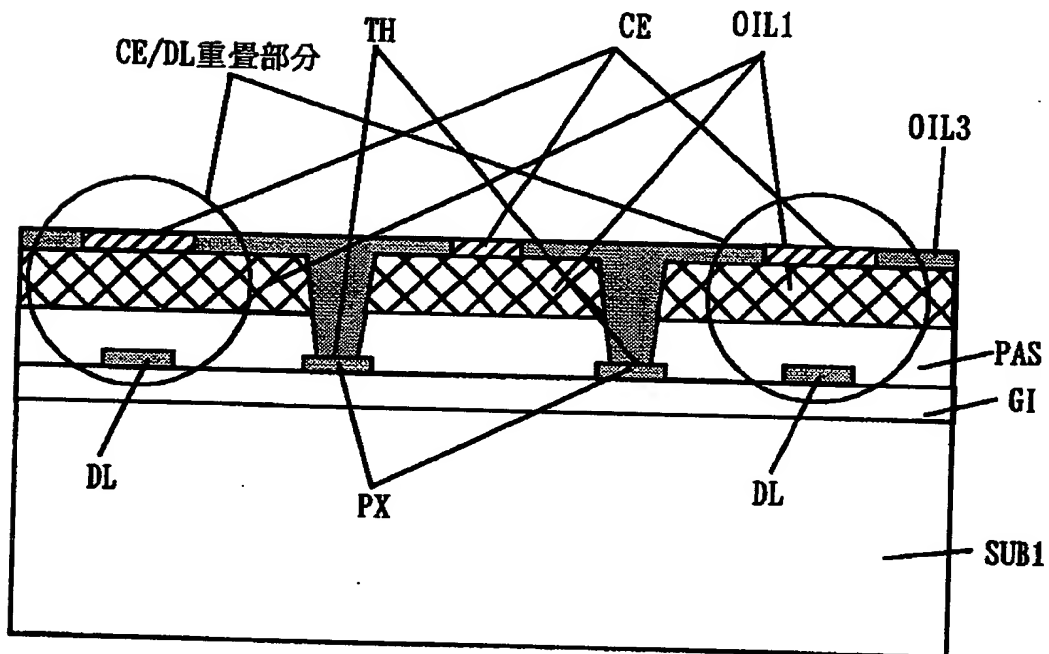
【図37】



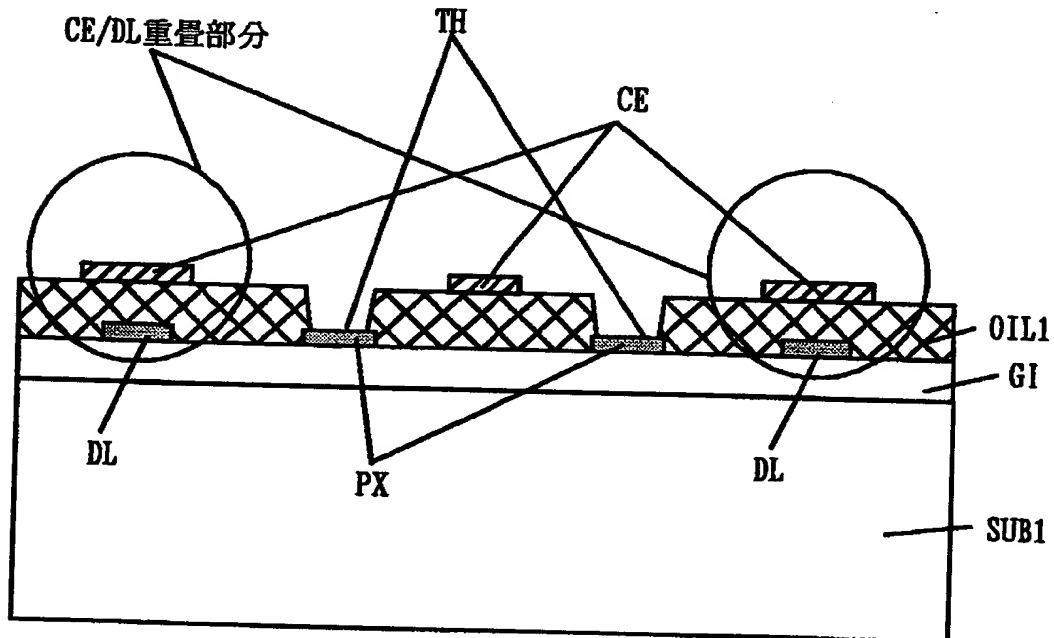
【図38】



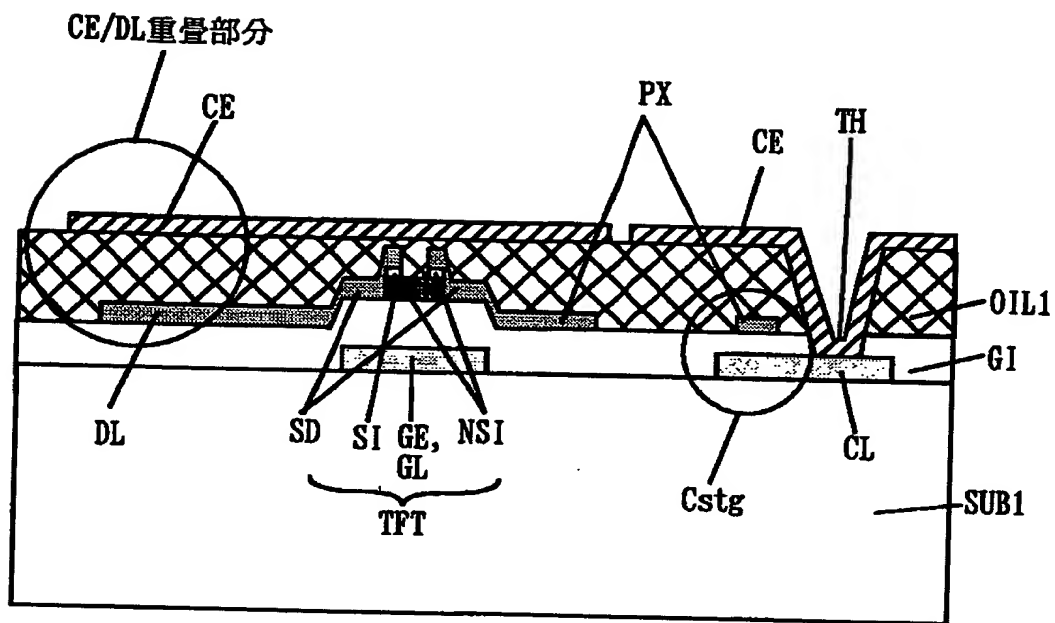
【図 39】



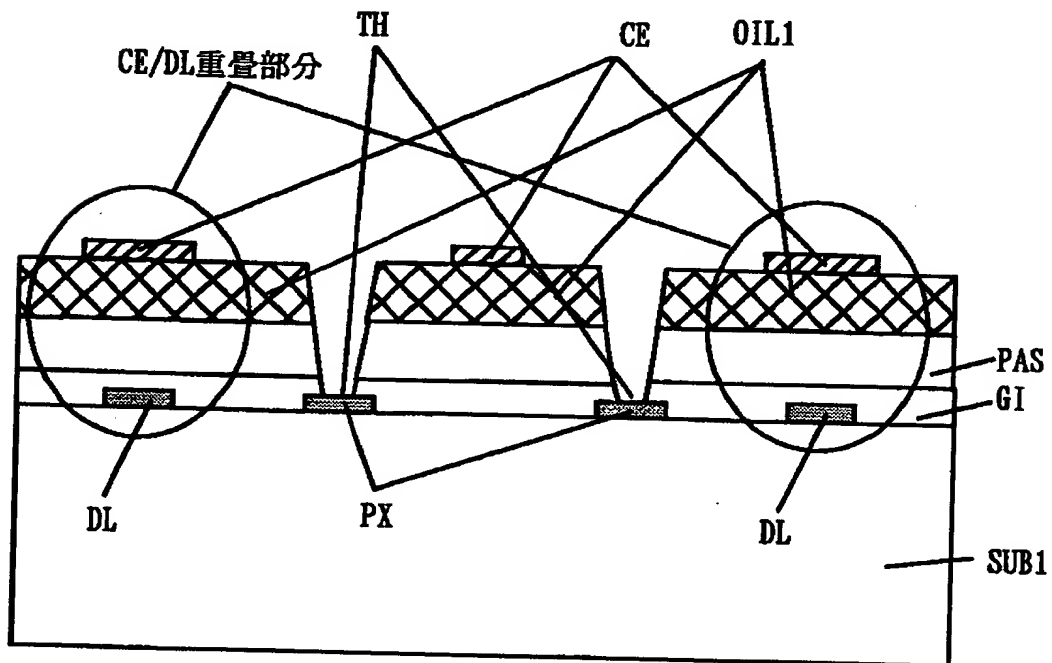
【図40】



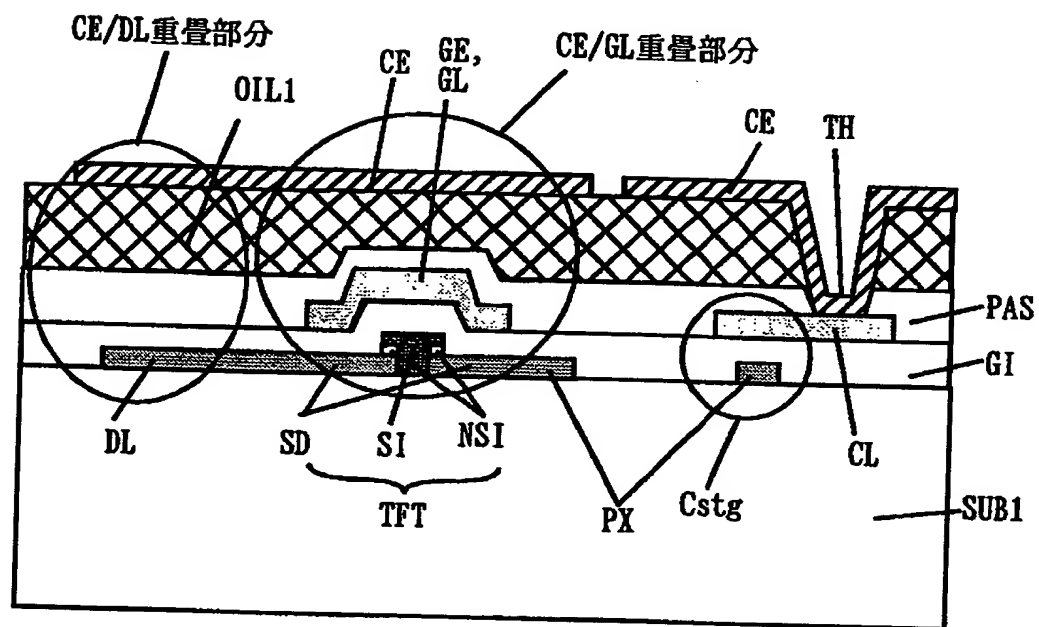
【図41】



【図42】



【図43】



【書類名】 要約書

【要約】

【課題】 配線の信号遅延や液晶の駆動電圧の上昇を引き起こすことなく、画素開口率が大きく高輝度で歩留りが良い横電界方式の液晶表示装置を提供する。

【解決手段】 映像信号配線DLまたは走査信号配線GLのうち少なくとも一方の信号配線と、共通信号電極CEとが、その一部において層間絶縁膜PASを介して重畳した部分に容量が形成された配置構造において、層間絶縁膜PASに含まれる絶縁膜のうち少なくとも一層OIL1を画素電極PX上の少なくとも一部の領域に対して選択的に形成する。

配線重畳部分に寄生容量低減用の層間絶縁膜OIL1を新たに一層追加し、画素電極PX上に選択的に形成すると、液晶の駆動電圧上昇を招くことなく、配線重畳部分での寄生容量を低減でき、配線間の短絡防止が可能となる。

高透過率で高性能な液晶表示装置を歩留り良く製造できる。

【選択図】 図7

出 願 人 履 歴 情 報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台4丁目6番地

氏 名

株式会社日立製作所